

## Cursul nr. 2

## C2.1. Implementarea funcțiilor logice elementare cu tranzistoare bipolare

Implementarea funcțiilor logice se realizează cu circuite electronice, numite, în acest caz, **circuite logice**.

Circuitele logice conțin dispozitive electronice care prezintă două stări limită: **închis** și **deschis**, corespunzătoare celor două valori **0** și **1** ale variabilelor din logica binară. Aceste dispozitive sunt diodele semiconductoare și tranzistoarele bipolare și unipolare.

Stărilor logice **0** și **1** li se asociază nivele de tensiune de la intrările și ieșirile circuitului:

- Potențialul scăzut (apropiat de potențialul de 0 V al masei) se consideră stare logică **0**;
- Potențialul ridicat (apropiat de tensiunea sursei de alimentare) se consideră stare logică **1**.

Nivelele de tensiune asociate stărilor logice depind de tipul familiei de circuite logice. De exemplu, în cazul circuitelor din familia TTL, la **0** logic corespunde intervalul de tensiune (0÷0.8)V la intrare, respectiv (0÷0.4)V la ieșire. Pentru **1** logic corespunde intervalul de tensiune (2÷5)V la intrare, respectiv (2.4÷5)V la ieșire.

Diodele semiconductoare pot fi utilizate în calitate de comutator static, ele prezentând un curent important în regim de conducție (comutator închis) și un curent foarte mic, practic nul, în regim de polarizare inversă (comutator deschis).

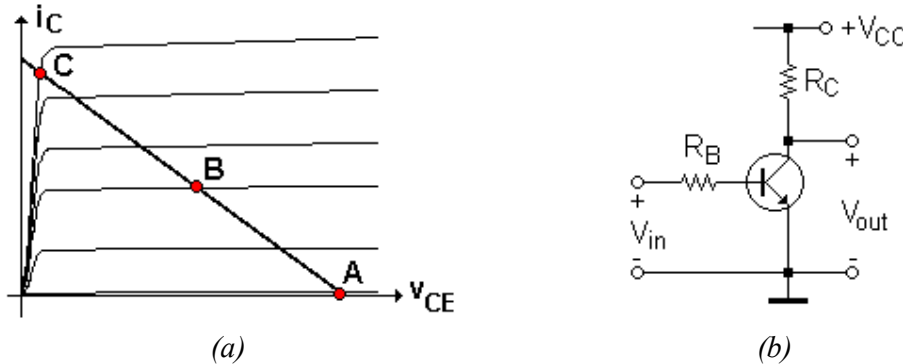
Tranzistorul bipolar (în conexiunea emitor-comun, EC) prezintă trei regiuni pe caracteristicile curent-tensiune: regiunea de blocare sau "tăiere", regiunea activă și regiunea de saturație.

Tranzistorul bipolare este un comutator foarte eficient dacă pe bază (în conexiunea EC) i se aplică un impuls de curent (tensiune), care să facă trecerea bruscă a tranzistorului din regiunea de tăiere (punctul **A** de pe fig. C2.1a) până în regiunea de saturație (punctul **C** de pe fig. C2.1a), fără să rămână în zona activă (în jurul punctului **B** de pe fig. C2.1a).

În fig. C2.1b se prezintă schema celui mai simplu circuit logic inversor (implementează funcția logică **NU**), realizată cu un tranzistor bipolar. Polarizarea tranzistorului se alege astfel încât în absența semnalului de intrare ( $V_{in}=0$ ) tranzistorul să fie blocat, deci  $V_{out} \approx +V_{CC}$  (prin  $R_C$  nu circulă curent). Astfel, pentru 0 logic aplicat la intrare, la ieșire se obține 1 logic.

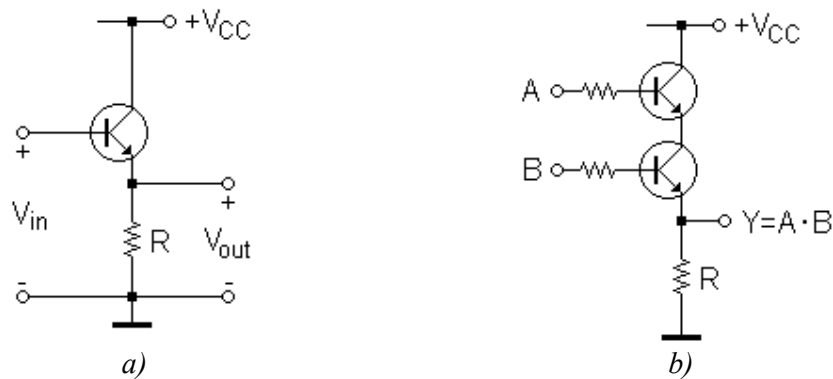
Dacă pe bază se aplică un semnal (impuls) pozitiv (nivel logic 1), tranzistorul trece în regim de conducție puternică (saturație),  $V_{out} \approx 0V$  (nivel logic **0**).

În ambele situații analizate, circuitul realizează funcția logică de negare.



**Fig. C2.1** (a) Caracteristicile curent-tensiune ale tranzistorului bipolar în conexiunea EC;  
(b) Schema circuitului logic inversor

Circuitul din fig. C2.2a este un **repetor de tensiune**, numit astfel deoarece repetă la ieșire semnalul aplicat la intrarea sa. Acest circuit nu schimbă nivelul logic aplicat la intrare. Ce rol ar putea să aibă un astfel de circuit? Răspunsul îl aflăm dacă ținem seama de faptul că tranzistorul în conexiunea colector-comun realizează o amplificare de curent. Astfel, la ieșirea lui se pot conecta intrările altor circuite logice (circuite bază-emitor care absorb curent - curentul de bază). Parametrul unui circuit logic care caracterizează numărul de intrări care se pot conecta la ieșirea lui se numește **fan-out**.



**Fig. C2.2** (a) Repetorul de tensiune; (b) Schema circuitului logic ȘI

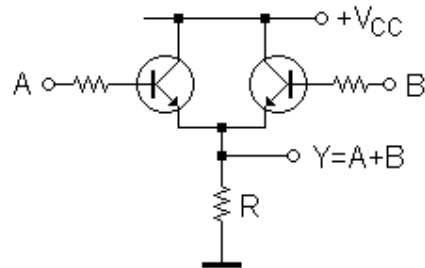
Un rol similar, de creștere a fan-out-ului, îl are și tranzistorul (amplificator de curent) din circuitul logic inversor.

Conectând în serie două sau mai multe tranzistoare, se poate implementa funcția logică ȘI. În fig. C2.2b se prezintă un circuit ȘI cu două intrări.

Circuitul din fig. C2.2b, dă la ieșire starea logică 1, numai când pe ambele baze se aplică nivele ridicate de tensiune. În rest dacă pe una sau ambele intrări se aplică 0 logic, la ieșire se obține tot 0 logic, respectându-se tabelul de adevăr al funcției ȘI.

Funcția logică SAU se poate implementa conectând în paralel două sau mai multe tranzistoare (fig. C2.3).

Circuitul din fig. C2.3 dă la ieșire starea logică 0 numai dacă pe ambele intrări se aplică 0 logic. Dacă pe cel puțin una dintre intrări se aplică 1 logic, ieșirea va avea nivel ridicat, corespunzător lui 1 logic. Se respectă astfel tabelul de adevăr al funcției SAU.



**Fig. C2.3** Schema circuitului logic SAU

### EXEMPLUL C2.1

Să se determine fan-out-ul în starea 1 a unui circuit logic inversor dacă  $R_C = 1\text{k}\Omega$ ,  $V_{CC} = 5\text{V}$  (fig. C2.1b), rezistența de intrare a fiecărui circuit logic conectat la ieșirea inversorului este  $R_{in} = 10\text{k}\Omega$ , iar valoarea minimă a tensiunii de ieșire, corespunzătoare lui 1 logic, este  $V = 2.5\text{V}$ .

*Răspuns*

Rezistențele de intrare a celor  $n$  circuite logice conectate la ieșirea inversorului apar legate în paralel între ele, având valoarea echivalentă:  $R_S = R_{in}/n$ . Această rezistență trebuie să o vedem ca fiind conectată între ieșirea inversorului (colectorul tranzistorului) și masă.

În starea 1 logic la ieșirea inversorului, tranzistorul se blochează. Astfel tensiunea  $V$  se poate determina aplicând regula divizorului de tensiune în nodul de ieșire al inversorului:

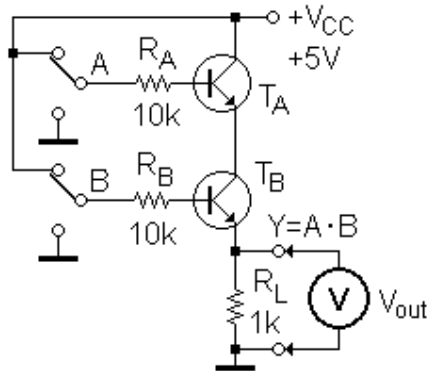
$$V = \frac{R_S}{R_C + R_S} V_{CC} = \frac{R_{in}/n}{R_C + R_{in}/n} V_{CC},$$

de unde pentru fan-out se obține:

$$n = \frac{R_{in}}{R_C} \times \frac{V_{CC} - V}{V} = \frac{10\text{k}\Omega}{1\text{k}\Omega} \times \frac{5 - 2.5}{2.5} = 10.$$

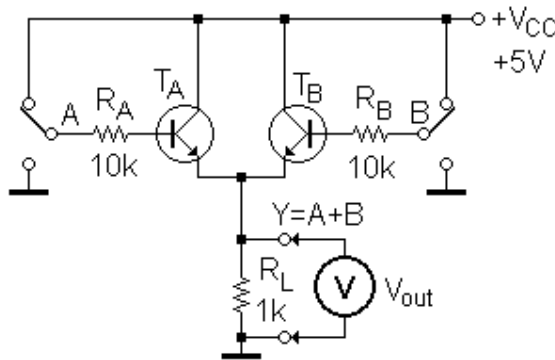
**Exercițiul C2.1**

Să se verifice tabelul de adevăr pentru funcția **SI** (fig. C2.4) și funcția **SAU** (fig. C2.5) dacă prin măsurare se obțin valorile de tensiune din tabelele alăturate figurilor. Pentru **0** logic se leagă intrarea la masă iar pentru **1** logic se aplică pe intrare +5V ( $V_{CC}$ ). La ieșire, **0** logic corespunde la  $V_{out}=0\dots0.4V$ , iar **1** logic la  $V_{out}\geq 2.4V$ .



A	B	$V_{out}[V]$	$Y=A \cdot B$
0	0	0	
0	1	0.39	
1	0	0	
1	1	3.97	

**Fig. C2.4** Verificarea tabelului de adevăr pentru funcția **SI**



A	B	$V_{out}[V]$	$Y=A+B$
0	0	0	
0	1	4.07	
1	0	4.07	
1	1	4.07	

**Fig. C2.5** Verificarea tabelului de adevăr pentru funcția **SAU**

**C2.2. Implementarea funcțiilor logice elementare cu tranzistoare unipolare (MOS)**

Circuitele logice realizate cu tranzistoare MOS se bazează, la fel ca circuitele realizate cu tranzistoare bipolare, pe funcționarea tranzistoarelor în regim de comutare.

Funcționarea în regim de comutare conferă tranzistoarelor MOS o serie de proprietăți care le deosebesc de tranzistoarele bipolare:

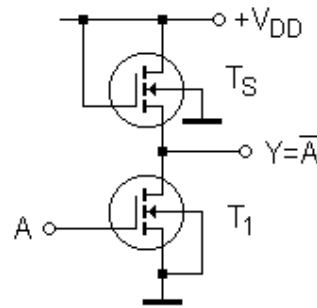
- Rezistența de ieșire în stare blocată este  $(10^8 \div 10^{12})\Omega$ , cu 2÷3 ordine de mărime mai mare față de tranzistoarele bipolare;
- În stare de conducție prezintă o rezistență de ieșire de  $(10^3 \div 10^4)\Omega$  în regiunea de saturație și  $(1 \div 10^2)\Omega$  în regiunea liniară, unde, de fapt, se folosesc în regim de comutare, pentru ca tensiunea pe tranzistor să fie mică. Comparativ, tranzistoarele bipolare au în regiunea de saturație o rezistență de ieșire de numai  $(1 \div 30)\Omega$ .
- Rezistența de intrare este foarte mare:  $(10^{12} \div 10^{14})\Omega$ ;

În fig. C2.6 se prezintă un inversor cu sarcină activă, care constituie celula de bază a circuitelor integrate digitale MOS (rezistența de sarcină s-a înlocuit cu un tranzistor).

Tranzistorul  $T_S$  reprezintă sarcina activă pentru  $T_1$ .  $T_S$  lucrează în regiunea de saturație.

**Observație**

Se reamintește că regiunea de saturație pentru tranzistorul MOS nu are aceeași semnificație cu cea corespunzătoare tranzistorului bipolar. În cazul tranzistorului MOS saturația reprezintă regiunea de limitare a curentului de drenă cu creșterea tensiunii drenă-sursă, limitare datorată fenomenului de strangulare a canalului ("pinch-off").



**Fig. C2.6** Inversor MOS cu sarcină activă

Ambele tranzistoare MOS din fig. C2.6 sunt cu canal indus de tip “n”.

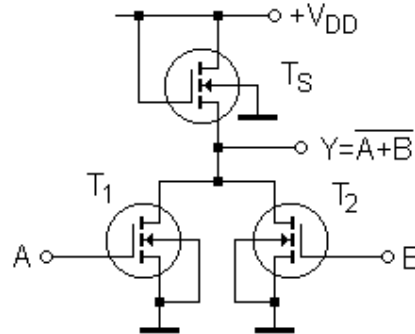
Dacă semnalul aplicat pe grila tranzistorului  $T_1$  are nivel scăzut (**0** logic), mai mic decât tensiunea de tăiere (prag),  $T_1$  este blocat.  $T_S$  conduce și la ieșire se obține un nivel ridicat (**1** logic).

Dacă la intrare se aplică un nivel ridicat, mai mare decât tensiunea de tăiere (**1** logic),  $T_1$  intră în conducție și nivelul de tensiune din drena lui devine mic, corespunzătoare lui **0** logic.

În ambele situații analizate se observă că funcționarea circuitului urmărește tabelul de adevăr al funcției logice **NU**.

Dacă în paralel cu tranzistorul  $T_1$  din fig. C2.6 se conectează unul sau mai multe tranzistoare identice cu  $T_1$ , se obține un circuit logic care implementează funcția logică **SAU-NU**.

În fig. C2.7 se prezintă un circuit **SAU-NU** cu două intrări.



**Fig. C2.7** Circuitul logic SAU-NU realizat cu tranzistoare MOS

Ieșirea circuitului se află în starea înaltă (**1** logic) numai dacă ambele tranzistoare  $T_1$  și  $T_2$  sunt blocate. Situația se poate realiza numai dacă pe ambele grile se aplică nivel scăzut (**0** logic).

Dacă cel puțin pe una dintre intrări se aplică nivel ridicat (**1** logic), prin trecerea în conducție a tranzistorului corespunzător, la ieșire se obține nivel scăzut (**0** logic). Se respectă astfel tabelul de adevăr al funcției logice **SAU-NU**.

Dacă în serie cu tranzistorul  $T_1$  din fig. C2.8 se mai conectează unul sau mai multe tranzistoare identice cu  $T_1$ , se obține circuitul logic **ȘI-NU**.

În fig. C2.8 se prezintă un circuit **ȘI-NU** cu două intrări.

Ieșirea se află în stare joasă (**0** logic) numai dacă ambele tranzistoare se află în conducție. Această situație se realizează dacă pe ambele intrări se aplică un nivel de tensiune ridicat (**1** logic), mai mare decât tensiunea de tăiere a tranzistoarelor.

Dacă cel puțin un tranzistor este blocat, având nivel scăzut pe grilă (**0** logic), la ieșire se obține un nivel ridicat de tensiune, corespunzător lui **1** logic. Se respectă astfel tabelul de adevăr al funcției logice **ȘI-NU**.

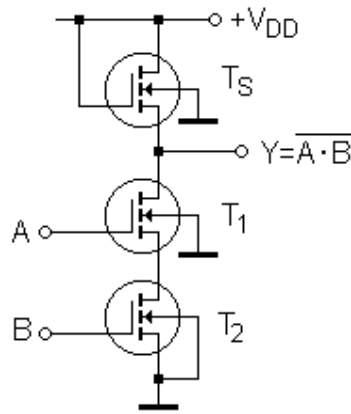


Fig. C2.8 Circuitul logic ȘI-NU realizat cu tranzistoare MOS

**Exercițiul C2.2**

Să se verifice tabelul de adevăr pentru funcția NU (fig. C2.9), funcția SAU-NU (fig. C2.10) și funcția ȘI-NU (fig. C2.11) dacă prin măsurare se obțin valorile de tensiune din tabelele alăturate figurilor. Pentru 0 logic se leagă intrarea la masă iar pentru 1 logic se aplică pe intrare +5V ( $V_{DD}$ ). La ieșire, 0 logic corespunde la  $V_{out}=0\dots1.5V$ , iar 1 logic corespunde la  $V_{out}\geq 3.5V$ .

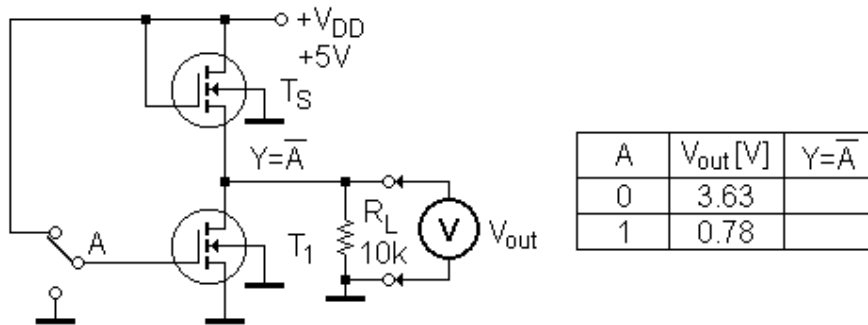


Fig. C2.9 Verificarea tabelului de adevăr pentru funcția NU

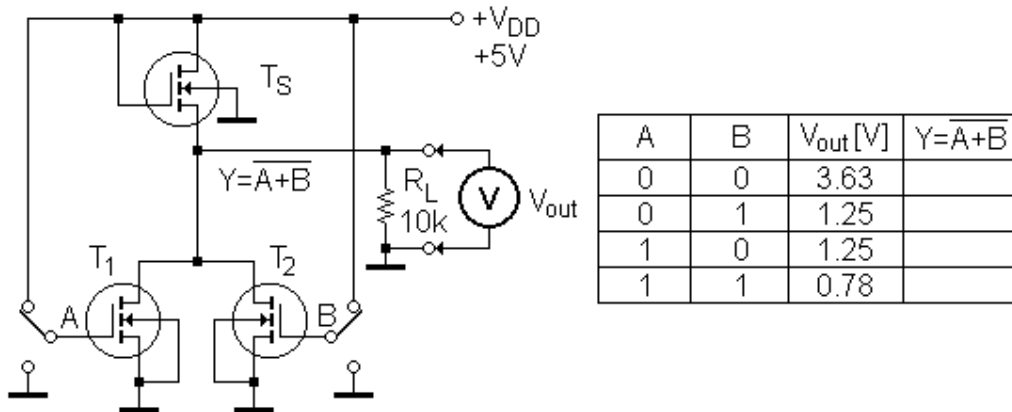
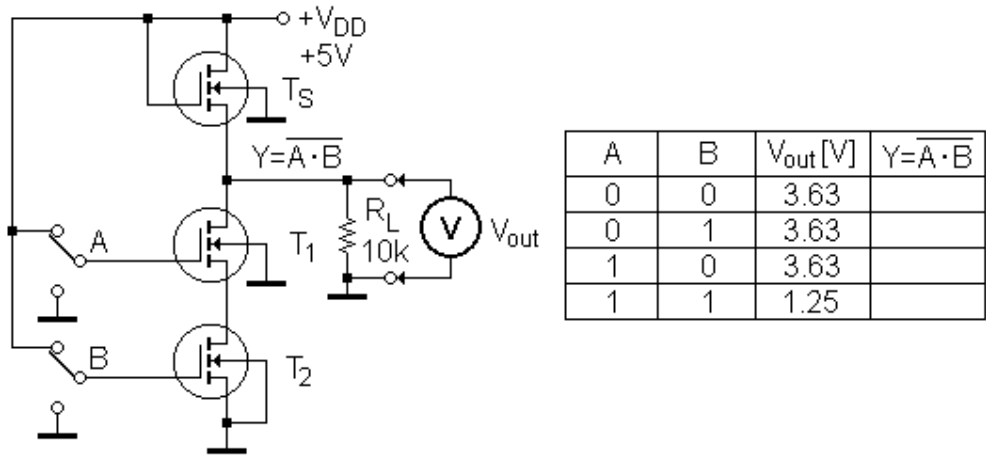


Fig. C2.10 Verificarea tabelului de adevăr pentru funcția SAU-NU



**Fig. C2.11** Verificarea tabelului de adevăr pentru funcția **ȘI-NU**