5. Proiectarea egalizorului grafic

5.1 Alegera schemei

Egalizorul grafic se realizează cu filtre trece-bandă al căror răspuns individual în frecvență se ajustează cu ajutorul unor potențiometre aranjate vertical, unul lângă altul, astfel încât cursoarele lor descriu un anumit grafic, de unde îi provine şi numele de egalizor **grafic**.

Schema tipică a unei celule de egalizor grafic şi unele valori uzuale de componente se prezintă în fig. 5.1:

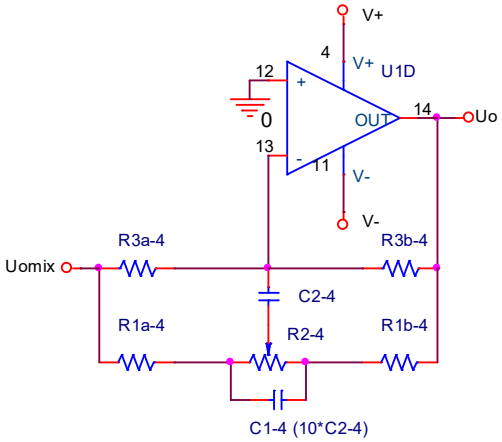

Fig. 5.1. *Schema tipică a unei celule de egalizor grafic*

5.2 Dimensionarea rezistențelor şi a condensatoarelor

În bandă (în jurul frecvenței f_0) condensatorul $C_{1\text{-}4}$ se comportă ca gol iar $C_{2\text{-}4}$ ca scurtcircuit. Efectul de amplificare sau atenuare depinde de poziția cursorului potențiometrului $R_{2\text{-}4}$ (stânga – amplificare, respectiv dreapta – atenuare).

În afara benzii, condensatorul $C_{2\text{-}4}$ se comportă ca gol iar $C_{1\text{-}4}$ ca scurtcircuit şi circuitul are amplificarea egală cu unitatea (A=1).

Dacă se pun condițiile: $R_{3-4} \rangle\rangle R_{1-4}$, $R_{3-4} = 10 \cdot R_{2-4}$, $C_{1-4} = 10 \cdot C_{2-4}$, unde $R_{1a-4} = R_{1b-4} = R_{1-4} = \frac{R_{2-4}}{10}$, respectiv $R_{3a-4} = R_{3b-4} = R_{3-4}$, relația frecvenței centrale a fiecărei benzi se scrie:

$$f_0 = \frac{\sqrt{2+\frac{R_{2-4}}{R_{1-4}}}}{2\pi R_{2-4} 10 C_{2-4}} \tag{5.1}$$

Mărimea amplificării la frecvența f_0 este:

$$\frac{3R_{1-4}}{3R_{1-4}+R_{2-4}} \leq A_0 \leq \frac{3R_{1-4}+R_{2-4}}{3R_{1-4}} \tag{5.2}$$

Având ca date de intrare valorile frecvențelor f_0, valorile condensatoarelor $C_{2\text{-}4}$ şi $C_{1\text{-}4}$ se determină cu relațiile:

$$C_{2-4} = \frac{\sqrt{3}}{10\pi R_{2-4} f_0} \tag{5.3}$$

unde tipic $R_{2-4} = 100k\Omega$ iar valorile pentru frecvențele f_0 se iau din datele de proiectare.

$$C_{1-4} = 10 \cdot C_{2-4} \tag{5.4}$$

Valorile frecvențelor şi ale capacităților se trec într-un tabel ca tabelul 5.1:

Tabelul 5.1

f_0 [Hz]	$C_{2\text{-}4}$		$C_{1\text{-}4}$		f_0 [Hz] SPICE
	analitic	standard	analitic	standard	

Schema bloc a unui egalizor cu *n* celule se prezintă în fig. 5.2. Fiecare celulă are forma celei din fig. 5.1.

Cele *n* celule sunt conectate în paralel iar ieşirile lor se însumează cu semnalul de intrare divizat cu (*n*-1).

Rezistoarele notate cu *R* se pot alege cu valoarea de 10kΩ.

Rezistorul notat cu $R/n-1$ se poate alege cu valoarea 1,1 kΩ dacă *n*=10, respectiv 1,2 kΩ dacă *n*=9.

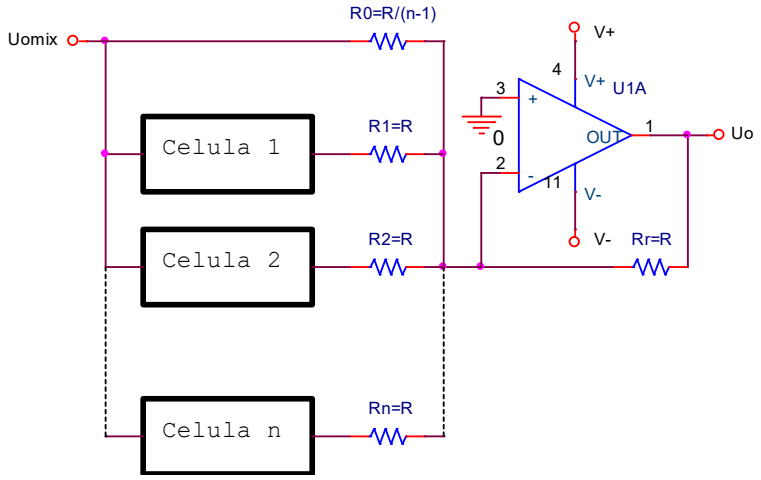

Fig. 5.2. *Egalizor grafic cu n celule (n benzi)*

5.3 Verificare prin simulare Spice

Se determină răspunsul în frecvență al fiecărei celule a egalizorului.

Circuitul utilizat în simularea fiecărei celule este reprezentat în fig. 5.3.

Pentru determinarea prin simulare Spice a frecvenței centrale a fiecărui filtru, se înlocuiesc în fig. 5.3 succesiv valorile condensatoarelor determinate prin calcul pentru fiecare celulă.

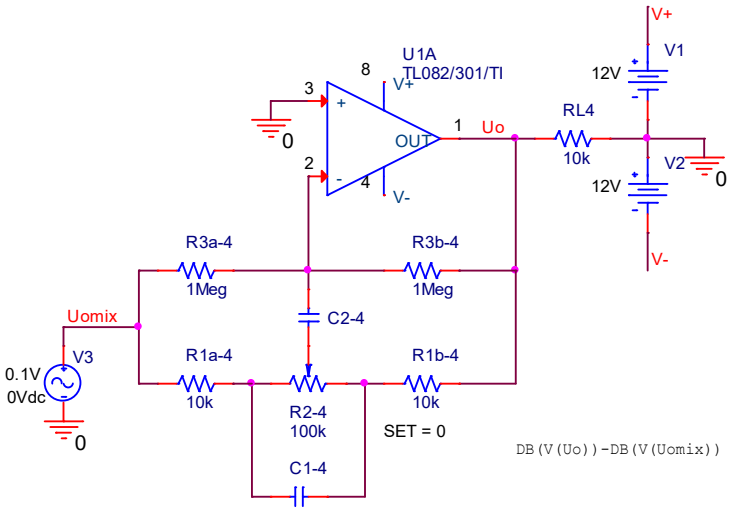

Fig. 7.3. *Schema utilizată în simularea Spice a unei celule din egalizorul grafic*

Indicații:

- La intrarea circuitului din fig. 5.3 se aplică semnal de la o sursă de c.a. (VAC, amplitudinea 0.1V) şi se efectuează o analiză de c.a. (AC Sweep/Noise: Start Frequency=1, End Frequency=1Meg, Points/Decade=101).
- Se determină răspunsul în frecvență pentru fiecare set de valori ale condensatoarelor (pentru fiecare celulă a egalizorului). Se reprezintă grafic DB(V(Uo)) - DB(V(Uomix)) pentru acea valoare a parametrului SET al potențiometrului $R_{2\text{-}4}$ care asigură răspuns de tipul amplificare maximă.
- Se aduce în document fiecare caracteristică astfel obținută.
- Pentru fiecare set de valori ale condensatoarelor, se activează cursorul, se determină frecvența f_0 din fereastra Probe Cursor
- Fereastra Probe Cursor se aduce în document.