

6. PORTUL SERIAL LA UN CALCULATOR PC

6.1. DESCRIEREA SEMNALELOR DE INTERFAȚĂ

La portul serial al unui calculator se poate conecta un modem pentru a face legături la distanță sau se pot conecta local alte echipamente cu care calculatorul să transfere date. Anterior s-a făcut descrierea standardului EIA care reglementează legătura cu un modem, atât sub aspect funcțional cât și sub aspect electric și mecanic. În această legătură calculatorul este echipament de tip DTE, iar modemul este echipament de tip DCE. În acest caz legătura prin cablu se face pin la pin (unu la unu). La un calculator PC portul serial este folosit mai mult pentru a conecta echipamente locale sau chiar pentru a transfera date între două calculatoare. Aceste echipamente, cum ar fi imprimantă, mouse, digitizor, plotter, sunt considerate echipamente de tip DTE. Pentru a realiza o legătură între două echipamente DTE se reconsideră funcționalitatea circuitelor de interfață și rezultă necesitatea încrucișării și/sau rebusclarea locală a unor semnale; deci legătura nu se mai face pin la pin.

În continuare se reia descrierea semnalelor folosite pentru conectarea unui echipament periferic la portul serial; semnalele vor fi referite cu mnemonicile și numele pe care le-au avut în standardul RS-232, acestea fiind cele folosite în astfel de legături și totodată pentru că acest nume sugerează funcționalitatea semnalelor. Se consideră semnalele doar din punctul de vedere al echipamentului DTE, deoarece ne-am propus să analizăm conectarea a două echipamente DTE.

GND, (*Signal Ground*), este referința comună tuturor semnalelor de interfață.

TxD, (*Transmit Data*), este semnalul care poartă datele de la DTE la DCE, deci semnal de ieșire pentru un echipament DTE.

(DTE → DCE)

RxD, (*Receive Data*), este semnalul care poartă datele de la DCE la DTE, deci semnal de intrare pentru un echipament DTE.

(DTE ← DCE)

DTR, (*Data terminal ready*), este semnalul prin care DTE își prezintă partenerului de comunicație disponibilitatea pentru un transfer de date prin emiterea unui SPACE (potențial pozitiv).

(DTE → DCE)

DSR, (*Data set ready*), este semnalul activat (SPACE) de DCE prin care își anunță partenerul de comunicație că este capabil să recepționeze date.

(DTE ← DCE)

Perechea de semnale DTR, DSR este folosită pentru a stabili conexiunea la începutul unei comunicații. DTE activează semnalul DTR, iar DCE răspunde prin activarea DSR.

RTS, (*Request to send*), este semnalul prin care DTE comunică DCE că este capabil să recepționeze date. Activarea RTS constă în emiterea unui SPACE.

(DTE → DCE)

CTS, (*Clear to send*), este semnal emis de DCE. Prin activarea CTS DCE anunță că este capabil să transmită date.

(DTE ← DCE)

Perechea de semnale RTS, CTS este folosită de cele două echipamente pentru a porni/opri un transfer de date. În cazul considerat de noi, RTS emis de DTE, echipamentul terminal folosește RTS pentru a controla traficul.

Cele șase linii de semnal amintite până acum, împreună cu referința comună tuturor semnalelor, în total 7 linii, participă la așa numita legătură pe 7 fire.

DCD, (*Data carrier detect*), este semnalul prin care DCE anunță DTE că a făcut o legătură cu un alt DCE aflat la distanță. Activarea acestui semnal de către DCE survine în urma sesizării prezenței purtătoarei de semnal a DCE-ului aflat la distanță. Multe echipamente DTE ignoră acest semnal care trebuie totuși considerat, pentru eventualitatea că DTE nu îl ignoră.

(DTE ← DCE)

RI, (*Ring indicator*), este semnal activat de DCE atunci când sesizează un apel pe linie (tensiune mare, frecvență joasă). Dacă programul de comunicație este în *answer mode*, este necesar ca DTE să fie pregătit de comunicație înaintea apariției fluxului de date, fapt realizat prin acest anunț cu ajutorul semnalului RI. Ca și semnalul anterior, acesta poate să nu fie considerat de către DTE, chiar mai mult, absența sa nu afectază traficul de date.

(DTE ← DCE)

Revenim în tabelul următor (Tabel 6.1.) cu plasarea semnalelor la conector, deoarece utilizăm în acest capitol vechile mnemonici și nume ale semnalelor de interfață.

Tabel 6.1. Semnalele interfeței seriale

Mnemonica semnal	Descriere semnal	sensul la DTE	pin (DB25)	pin (DB9)
TxD	Transmit data	out	2	3
RxD	Receive data	in	3	2
DTR	Data terminal ready	out	20	4
DSR	Data set ready	in	6	6
RTS	Request to send	out	4	7
CTS	Clear to send	in	5	8
DCD	Data carrier detect	in	8	1
RI	Ring indicator	in	22	9
GND	Signal ground	-	7	5

6.2. CONTROLUL TRAFICULUI

Controlul traficului de date este necesar pentru a conveni asupra stării partenerilor de comunicație, pentru a preveni pierderea datelor prin imposibilitatea unei părți implicate de a urmări transferul. Este deci necesar un protocol de comunicație, problemă de fapt comună în orice transfer de date. Protocolul de comunicație poate fi implementat prin dialog între semnale sau prin schimb de mesaje; hard, respectiv soft. Ambele metode pot fi folosite la portul serial.

6.2.1. Protocol hardware

Acest protocol folosește linii de semnal, în afara liniilor de date, ca parte a conexiunii seriale. Succesiunea de desfășurare a evenimentelor este descrisă în continuare.

Când modemul aflat la distanță dorește să stabilească o legătură, face un apel pe linia telefonică. DCE activează semnalul RI pe care DTE îl citește. Ca răspuns activează semnalele DTR și RTS. DCE “răspunde la telefon” și “ascultă” purtătoarea. Dacă detectează prezența purtătoarei, activează semnalul DCD și când circuitele sunt pregătite, activează DSR și CTS. Începe transferul de date; DCE trimite către DTE pe circuitul RxD (din punctul de vedere al DTE este recepție), iar DTE trimite către DCE pe circuitul TxD. Este foarte probabil ca bufferul de la DCE să se umple, deoarece legătura pe linia telefonică este mai lentă decât legătura DTE-DCE. Dacă se umple bufferul de la DCE, acesta dezactivează CTS. Când bufferul poate să preia din nou date, se reactivează CTS. Dacă DTE este acela care nu poate manevra datele primite de la DCE, atunci acesta dezactivează RTS până când se restabilesc condițiile de preluare a datelor, când DTE reactivează RTS. La încheierea transferului (sau accidental) dispare purtătoarea, evenimentul este sesizat și semnalat de către DCE prin dezactivarea semnalelor DCD, CTS, DSR. În aceste condiții și DTE dezactivează RTS și DTR.

Se reamarcă următoarele reguli de funcționare a dialogului între semnale:

- DTE trebuie să “vadă” DSR și CTS de la DCE înainte să transfere date;
- DCE trebuie să “vadă” DTR și RTS de la DTE înainte să trimită date;
- Dacă unul din semnalele DSR sau CTS se dezactivează, DTE nu va mai trimite date;
- Dacă unul din semnalele DTR sau RTS se dezactivează, DCE nu mai răspunde cu datele.

În cazul unei legături între două echipamente DTE, perechea de semnale DTR/DSR poate fi folosită și pentru a realiza un protocol conversațional, așa numitul protocol DTR. Calculatorul semnalizează prin DTR că este pregătit să emită sau să recepționeze date, iar echipamentul pereche semnalizează prin DSR.

De obicei DTR și DSR sunt folosite pentru a stabili o legătură, iar RTS și CTS au fost special proiectate pentru a controla traficul. Calculatorul semnalizează cu RTS că dorește să transfere date, în timp ce echipamentul pereche setează CTS când este gata să transmită date (spre linia telefonică).

Cablul de legătură între două echipamente DTE trebuie construit astfel încât să se asigure cerințele conversaționale pentru ambele dispozitive DTE.

În primul rând se conectează emisia unui dispozitiv cu intrarea de recepție a celuilalt; se încrucișează RxD cu TxD la cele două echipamente DTE.

DTR de la un echipament DTE se conectează la DSR de la celălalt echipament DTE, astfel condiția de echipament conectat la canalul de comunicație este văzută de echipamentul pereche ca o condiție DCE capabil să recepționeze date.

RTS de la un echipament DTE se conectează la CTS la echipamentul DTE pereche; astfel capabilitatea unuia din DTE-uri de a trimite date este văzută de celălalt DTE ca un răspuns CTS venit de la un echipament DCE.

Deoarece DCD provine de la DCE, dacă se conectează două DTE, nici unul nu generează DCD. Acest semnal se “fură” de la DTR-ul echipamentului pereche. Când echipamentul pereche este pregătit să transmită date, activează și semnalul DCD, ca și cum modemul a detectat existența purtătoarei pe linie. Este necesară această legătură deoarece pot exista programe care iau în considerare starea semnalului DCD. Legătura efectivă este de fapt scurtcircuitarea semnalului DCD la DSR local, deoarece acesta deja am stabilit că este încrucișat cu DTR-ul echipamentului pereche. Există și varianta în care DCD se fură de la RTS-ul echipamentului pereche, sau altfel spus, se scurtcircuitează la CTS-ul local. Cele două posibilități de conectare sunt prezentate în Fig. 6.1.

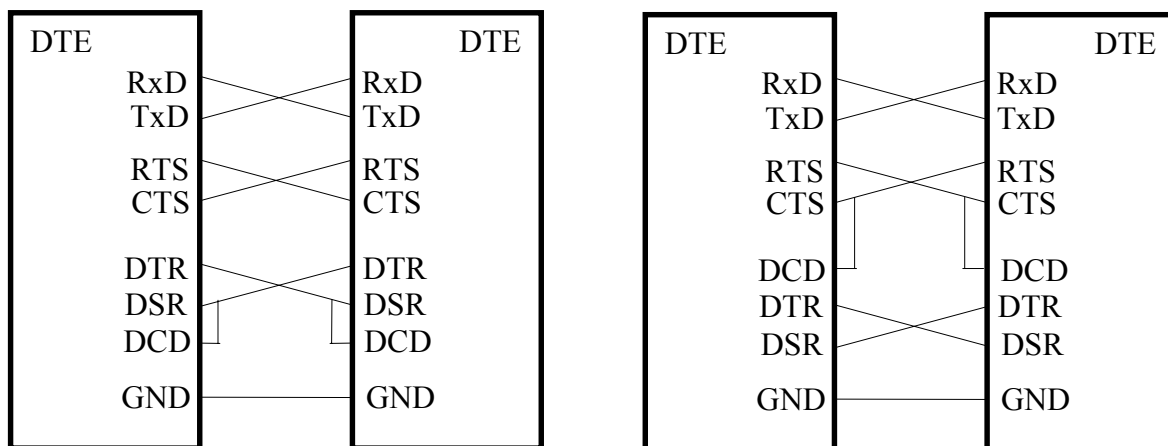


Fig. 6.1. Legătură pe cablu pentru protocol pe 7 fire între două echipamente DTE

Pentru cazuri particulare, legătura poate fi chiar mai simplă, există situații în care chiar pentru protocol hardware nu sunt necesare toate legăturile. De exemplu o imprimantă nu transmite în protocol hardware date către calculator pe linia sa TxD, deci această legătură nu este necesară. De asemenea, (considerând protocol cu semnal DTR), doar imprimanta trimite DTR către calculator, deci cealaltă legătură încrucișată DTR (calculator) - DSR (imprimantă) nu mai este necesară. Pentru a acoperi totuși cerințele de protocol ale interfeței, aceste semnale se rebuclează local; la calculator DSR cu DCD, iar la imprimantă DTR+DSR+DCD. Din același motive, de a acoperi cerințele protocolului, se rebuclează

local, atât la calculator cât și la imprimantă RTS+CTS. Legătura pentru acest caz particular este reprezentată în Fig. 6.2.

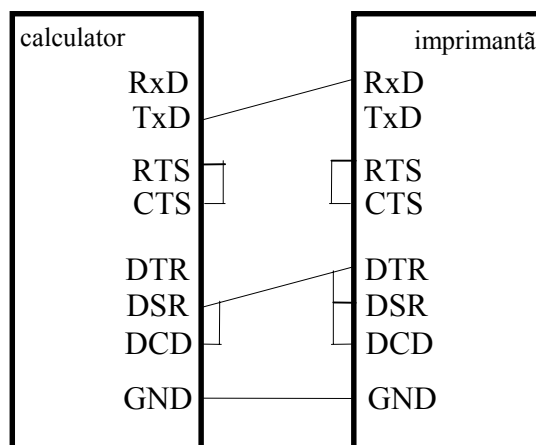


Fig. 6.2. Legătură simplificată pentru protocol hardware

6.2.2. Protocol software

Conversația între calculator și echipamentul periferic conectat se poate desfășura și prin schimb de cuvinte; acestea își vor trimite coduri de control pentru a exprima diferitele stări. De obicei perifericul trimite un caracter pentru a semnaliza că este pregătit să preia date și un alt caracter pentru a semnaliza că nu mai poate comunica. Există două perechi de caractere utilizate în astfel de conversații, pereche XON/XOFF și perechea ETX/ACK.

Mesajul XOFF venit de la periferic spune calculatorului că buffer-ul de la periferic este plin și nu mai poate prelua date. Caracterul de control pentru XOFF este DC3 (ASCII-19 sau 013h sau CTRL-S).

Mesajul XON spune că perifericul poate recepționa date. Caracterul de control pentru XON este DC1 (ASCII-17 sau 11h sau CTRL-Q).

ETX/ACK lucrează asemănător. ETX exprimă End TeXt și are codul ASCII-3 sau 3h sau caracter de control CTRL-C. ACK exprimă ACKnowledge și are codul ASCII-6 sau 6h sau caracterul de control CTRL-F.

Pentru a realiza legătura dintre echipamente care comunică în protocol soft sunt necesare doar legăturile pe liniile de date, deoarece pe această cale se trimit și cuvintele de protocol; bineînțeles că mai este necesară și legătura pentru referința comună a semnalelor. Fig. 6.3. prezintă o astfel de legătură.

Din nou, pentru a veni în întâmpinarea cerințelor de protocol, semnalele RTS și CTS se rebuclează local la fiecare din echipamentele DTE, și de asemenea DTR, DSR și DCD ale fiecărui echipament, se rebuclează local.

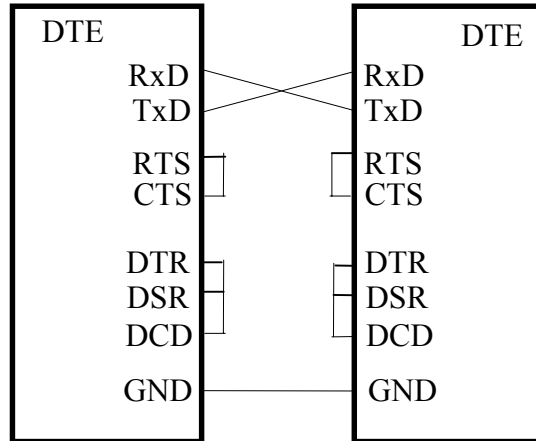


Fig. 6.3. Legătură pentru protocol software

6.3. INTERFAȚA LOGICĂ A PORTULUI SERIAL

Porturile seriale sunt apelate în sistem cu nume generice COM1, COM2, în ordine, în funcție de câte porturi seriale poate apela sistemul de operare respectiv. Sub DOS se pot apela până la 4 porturi seriale, Windows 3.1. poate apela până la 9 porturi seriale, sub UNIX pot fi apelate 10 porturi seriale sau chiar mai multe, iar sub Windows 95 pot fi apelate până la 128 de porturi seriale.

La pornire sunt inițializate doar două porturi seriale, COM1 și COM2, la adresele:

COM1 3F8h (3FFh);
COM2 2F8h (2FFh).

Adresele celorlalte porturi seriale sunt memorate în tabelul localizat începând cu adresa de 0:0400. Nu se poate ca 2 porturi seriale să aibă alocate aceleași adrese.

Se poate lucra cu aceste porturi prin polling, dar și prin întreruperi generate în funcție de condițiile din Registrul de Validare a Întreruperilor (3F9h sau 2F9h). COM1 lucrează cu întreruperea de nivel 4 (IRQ 4 este gestionată de INT 0CH), iar COM2 lucrează cu întreruperea de nivel 3 (IRQ 3 este gestionată de INT 0Bh).

6.3.1. Descrierea zonei de adrese (pentru COM1)

3F8h

Scriere: cuvântul de 8 biți de trimis (emis) pe linie.

Citare: cuvântul de 8 biți recepționat de pe linie.

Scriere (DLAB=1): registru de divizare pentru viteza de transfer (octetul mai puțin semnificativ). După o instrucțiune OUT 3FBh,80h acest registru conține octetul mai puțin semnificativ al numărului cu care se divizează ceasul de emisie/recepție (octetul mai semnificativ este la 3F9h). Rata de divizare este dată în Tabelul 6.2.

Tabel 6.2. Conținutul registrului de divizare

Viteza (Baud)	Conținutul registrului de divizare
110	1040
150	768
300	384
600	192
1200	96
2400	48
4800	24
9600	12

3F9h

Scriere (DLAB=1): registru de divizare pentru viteza de transfer (octetul mai semnificativ). După o instrucțiune OUT 3FBh,80h acest registru conține octetul mai semnificativ al numărului cu care se divizează ceasul de emisie/recepție.

Scriere: registrul de validare a întreruperilor:

0 0 0 0 B3 B2 B1 B0

- B0=1, se validează o întrerupere când datele recepționate sunt disponibile;
- B1=1, se validează o întrerupere când registrul de transmisie este gol;
- B2=1, se validează o întrerupere dată de starea liniei (eroare sau BREAK);
- B1=1, se validează o întrerupere dată de starea modemului (CTS, DSR, RI, RLSD Receiver Line Signal Detect).

3FAh

Citire: registru de identificare a întreruperii.
Când apare o întrerupere se poate citi acest registru pentru a afla cauza întreruperii.

0 0 0 0 0 B2 B1 B0

- B0=1, nu se servește o întrerupere (acest bit se poate folosi pentru polling).
- B2 B1= 00, întrerupere de stare a liniei, apare la erori de paritate, cadrare, apariția unui caracter de BREAK sau viteză de transmisie prea mare care duce la pierderea unui caracter (overrun). Se resetează prin citirea stării liniei (port 3FDh).
- B2 B1= 01, date recepționate valide, se resetează prin citirea datelor (port 3F8h).
- B2 B1= 10, registru de transmisie gol, se resetează prin scrierea registrului de transmisie (port 3F8h).
- B2 B1= 11, starea modemului (CTS, DSR, RI, RLSD), se resetează prin citirea stării modemului (port 3FEh)

3FBh

Citire/scriere: registrul de comandă linie.

B7 B6 B5 B4 B3 B2 B1 B0

B1 B0, lungimea cuvântului: 00=5b/car, 01=6b/car, 10=7b/car, 11=8b/car.

B2, biți de stop, 0=1b STOP, 1=2b STOP.

B4, B3 paritate, x0=fără paritate, 01=ODD, 11=EVEN.

B5 nefolosit.

B6 validarea caracterului BREAK, când B6=1 se emite un BREAK (linia trece în SPACE).

B7 DLAB (Divisor Latch Access Bit), determină modul porturilor 3F8h și 3F9h (1 se setează rata de transmisie, 0 normal).

3FCh

Sciere: registrul de comandă modem.

0 0 0 B4 B3 B2 B1 B0

B0=1 activează DTR (B0=0 dezactivează DTR).

B1=1 activează RTS.

B2=1 activează OUT1 (o ieșire la dispoziția utilizatorului).

B3=1 activează OUT2 (o ieșire la dispoziția utilizatorului).

B4=1 activează bucla pentru diagnostic.

3FDh

Citire: registrul de stare linie.

0 B6 B5 B4 B3 B2 B1 B0

B0=1 date gata (Data Ready, DR). Se resetează prin citirea registrului de date.

B1=1 eroare de viteză (caracterul anterior s-a pierdut) (Overrun Error OE)

B2=1 eroare de paritate (PE). Se resetează prin citirea registrului de stare linie.

B3=1 eroare de cadrare (Frame Error), nu s-a recepționat corect bitul sau biții de STOP.

B4=1 s-a recepționat un BREAK (Break Indicated BI).

B5=1 se poate transmite un octet.

B6=1 transmițător gol.

Observație: biții 1-4 pot genera întrerupere dacă aceasta este validată prin 3F9h.

3FEh

Citire: registrul de stare modem.

B7 B6 B5 B4 B3 B2 B1 B0

B0=1, Delta Clear To Send (Δ CTS) și-a schimbat starea.

B1=1, Delta Data Set Ready (Δ DSR) și-a schimbat starea.

B2=1, Trailing Edge Ring Indicator (TERI) este activ.

B3=1, Delta Data Carrier Detect (Δ DCD) și-a schimbat starea.

B4=1, Clear To Send este activ.
 B5=1, Data Set Ready este activ.
 B6=1, Ring Indicator (Detectia apelului) este activ.
 B7=1, Data Carrier Detect este activ.

6.3.2. Apelarea prin sistemul de intreruperi

Portul serial este susținut de BIOS de rutine accesibile prin **INT 14h**.

AH=00h inițializează portul de comunicație.

Intrare: în DX se înscrie numărul portului 0 sau 1.

în AL se înscrie octetul de inițializare, astfel:

B7	B6	B5	B4	B3	B2	B1	B0
----	----	----	----	----	----	----	----

B1, B0 lungimea cuvântului (10=7 bit, 11=8 bit)

B2 biții de STOP (0=1 bit, 1=2 biți)

B4, B3 paritate (x0 fără, 01= ODD, 11=EVEN)

B7, B6, B5 rata de transfer, conform tabelului 6.3.

Tabel 6.3. Programarea ratei de transfer

B7 B6 B5	Rata de transfer
000	110
001	150
010	300
011	600
100	1200
101	2400
110	4800
111	9600

Ieșire: în AH este starea portului de comunicație (se poate vedea mai jos, la intrare AH=03h)

AH=01h emite un caracter prin portul serial selectat.

Intrare: în DX se înscrie numărul portului 0 sau 1.

în AL se înscrie caracterul de emis.

Ieșire: AL nu se modifică.

Dacă bitul 7 a lui AH este 1 a apărut o eroare și biții 6-0 ai lui AH reprezintă starea portului de comunicație.

AH=02h recepționează un caracter de la portul serial selectat.

Intrare: în DX se pune numărul portului 0 sau 1.

Ieșire: în AL este caracterul recepționat. AH nu este zero dacă apare o eroare, ci conține starea portului de comunicație.

AH=03h se obține starea portului de comunicație.

Intrare: în DX se înscrie numărul portului 0 sau 1.

Ieșire: în AX se găsește starea portului de comunicație, astfel:

În AH este starea liniei: B7-timeout, B6-registru de transmisie gol, B5-registru de transmisie pregătit, B4-deteție BREAK, B3-eroare de cadrare, B2-eroare de paritate, B1-eroare de viteză, B0-starea lui Data Ready.

În AL este starea modemului, astfel: B7-date detectate pe linie, B6-RI (indicator de apel), B5- DSR, B4- CTS, B3- Delta Received Line Signal Detect, B2-TERI, B1-DDSR, B0- DCTS.

6.4. CIRCUITE SPECIALIZATE PENTRU COMUNICAȚII SERIALE

Există patru generații de circuite de tipul UART (Universal Asynchronous Receiver/Transmitter). Primele calculatoare PC au avut interfața serială echipată cu circuit 8250, după aceea cu 16450 și cu 16550. A patra generație este 16650.

Circuitul 8250 a făcut față 15 ani; acum se găsește doar în cuploarele ieftine. Acest circuit are un buffer de 1B, ceea ce este suficient pentru echipamente lente, dar este neadecvat pentru comunicații seriale bidirecționale.

16450 a apărut în 1984, este funcțional compatibil cu 8250, are de asemenea un buffer de 1B, dar un ciclu R/W este mult mai scurt decât la 8250 (125nS față de 500nS). 8250 nu poate fi înlocuit fizic cu 16450 deoarece nu sunt compatibile la nivel de pin.

16550 apare în 1987 și este îmbunătățit față de 16450, printre altele cu un registru FIFO de 16B. Acest circuit permite transferuri cu rate mari cu sau fără întreruperi. Circuitul 16550 este echivalent funcțional cu 16450 și orice soft pentru 16450 este valabil pentru 16550. Circuitele 16450 și 16550 sunt compatibile la nivel de pin. Nu se justifică însă înlocuirea lui 16450 cu 16550 dacă soft-ul nu știe să lucreze cu registrele FIFO. De asemenea, nu se justifică această înlocuire în comunicații de până la 9600 bps.

Circuitul 16650 este compatibil pin la pin cu circuitul 16550. 16650 conține un buffer FIFO de 32 de octeți și permite rate de transfer de până la 1,5Mbps. Pe lângă controlul hardware al traficului circuitul poate realiza un control software, cu caractere XON-XOFF programabile. Circuitul are mai multe variante constructive, dintre care cea standard este pin la pin compatibilă cu 16550, iar varianta PC are integrată și selecția de adrese pentru cuplarea pe magistrala ISA la adresele COM sau LPT. Una din variantele constructive are în loc de interfața cu modemul o interfață IrDA (codare și decodare IrDA). Circuitul are posibilitatea intrării într-un mod de economie de energie în care consumă doar 800μA.

6.4.1. Circuit pentru comunicații seriale asincrone 16550

Circuitul TL16C550A de la Texas Instruments este un circuit de interfață serială asincronă programabil, de tip ACE (Asynchronous Communications Element). Toate registrele interne ale circuitului au același conținut după RESET cu cele ale lui 16450 și circuitul poate lucra identic cu 16450 într-un mod numit caracter. Circuitul poate fi comutat în modul FIFO în care este activat bufferul intern de 16 octeți atât la emisie cât și la recepție. Existența acestui buffer minimizează accesul la unitatea centrală și măresc

eficiența comunicației. Două din terminalele circuitului au fost schimbate față de 16450 pentru a permite transferul DMA cu unitatea centrală.

Circuitul realizează conversia paralel serie de la unitatea centrală spre echipamentul cu care se transferă date serial și conversia serie paralel de la echipamentul periferic spre unitatea centrală. ACE adaugă la șirul de biți de date biții standard pentru transferuri seriale (Start, Stop, Paritate).

Unitatea centrală poate citi starea ACE în orice moment. ACE include un generator de tact pentru rata de transfer care poate diviza un tact de intrare de la 1 la $(2^{16}-1)$ și generează un ceas intern $16 \times \text{Clock}$. Rata de transfer maximă care se poate atinge cu acest circuit este 256kbps. Schema bloc simplificată a circuitului este dată în Fig. 6.4.

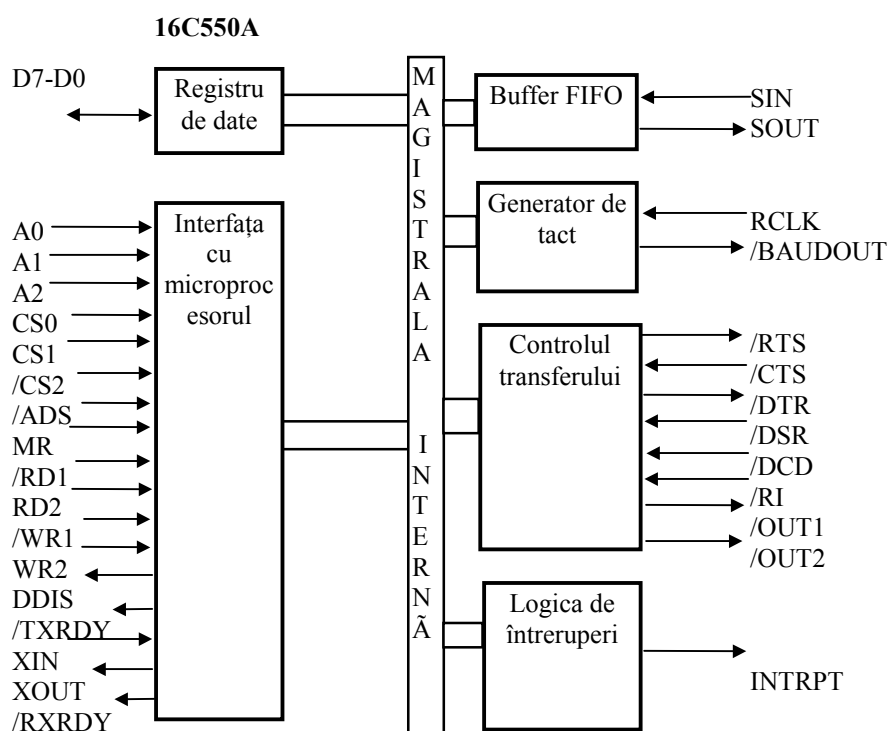


Fig. 6.4. Schema bloc simplificată a circuitului ACE 16550

6.4.1.1. Semnificația semnalelor

D0-D7, 8 linii de date 3-state pentru transferul de date, comenzi și stări între ACE și unitatea centrală;

A0, A1, A2 selecție registre interne ale ACE, în timpul unei operații de scriere/citire, conform tabelului 6.4.

Selecția registrelor interne se face cu liniile A0, A1 și A2, în funcție de valoarea bitului DLAB (Divisor Latch Access Bit) care este cel mai semnificativ bit al registrului de control linie.

Tabel 6.4. Registre interne 16550

DLAB	A2	A1	A0	Registru
0	L	L	L	Buffer de recepție (la citire) (RBR) și registru de transmisie (la scriere) (THR)
0	L	L	H	Registru de validare a întreruperilor (IER)
X	L	H	L	Registru de identificare a întreruperilor (la citire) (IIR) și registru de control al FIFO (la scriere) (FCR)
X	L	H	H	Registru de control linie (LCR)
X	H	L	L	Registru de control modem (MCR)
X	H	L	H	Registru de stare linie (LSR)
X	H	H	L	Registru de stare modem (MSR)
X	H	H	H	Registru temporar (SCR) (se stochează comenzi dar nu este afectat ACE)
1	L	L	L	Registru pentru divizare (LSB)
1	L	L	H	Registru pentru divizare (MSB)

/ADS (Adress Strobe) în stare activă validează semnalele de selecție registre A0, A1, A2 și semnalele de chip select CS0, CS1, /CS2;

CS0, CS1, /CS2 (Chip Select) validează ACE. Selecția se poate face cu semnale active în 1 (CS0, CS1) sau active în 0 (/CS2). Dacă oricare intrare este inactivă ACE nu este selectat;

MR (Master Reset) inițializează circuitul (registre interne și semnalele de ieșire) cu valori specificate în catalog;

/RD1, RD2 (Read) semnifică o operație de citire dacă ACE este selectat. O singură intrare activă este suficientă pentru a comanda o citire (/RD1=0 sau RD2=1);

/WR1, WR2 (Write) semnifică o operație de scriere dacă ACE este selectat. O singură intrare activă este suficientă pentru a comanda o scriere (/WR1=0 sau WR2=1);

DDIS (Driver Disable) este o ieșire activă când unitatea centrală nu citește date. Poate fi folosit pentru a invalida un transceiver extern;

/RXRDY (Receiver Ready) este o ieșire care semnaleză că receptorul a primit date care pot fi preluate de UC, cu semnificații diferite în funcție de modul de lucru. În mod 16450 se poate lucra DMA doar mod 0, ceea ce înseamnă că se poate transfera doar un octet. /RXRDY este activ când în registrul de recepție se află cel puțin un caracter și inactiv, dacă registrul este gol. În mod 16550 (FIFO) se poate lucra cu DMA în mod 1, ceea ce înseamnă că sunt posibile transferuri în salvă până la golirea/umplerea FIFO. În acest mod /RXRDY devine activ când în FIFO există un anumit număr de caractere, (programabil), numit nivel de declanșare, și este inactiv când bufferul FIFO este gol;

/TXRDY (Transmitter Ready) este o ieșire care semnaleză că transmițătorul a terminat de transmis și are nevoie de date de la unitatea centrală. Semnificația este dublă, ca la /RXRDY;

XIN, XOUT se conectează la ACE o referință de timp (ceas sau cristal) ca în Fig. 6.5. (după descrierea semnalelor la pin);

SIN (Serial Input), intrare serială de la echipamentul serial conectat;

SOUT (Serial Output), ieșire serială spre echipamentul serial conectat. După un MR ieșirea este poziționată în stare MARK;

RCLK (Receiver Clock) este un ceas de recepție de 16x rata de transmisie pentru partea de recepție a ACE;

/BAUDOUT este un ceas de ieșire folosit intern pentru partea de transmisie a ACE (16x ceasul intern). Ceasul este stabilit de frecvența ceasului extern (XIN, XOUT) divizată cu o valoare stabilită printr-un registru programabil. Această ieșire poate fi folosită ca ceas de recepție prin legarea ei la RCLK;

/DTR (Data Terminal Ready) în stare activă (0 logic) informează echipamentul conectat (modemul) că ACE este gata de a stabili comunicația. Poate fi activat prin poziționarea în 1 a unui bit în registrul de control modem. Poate fi inactivat prin poziționarea în 0 a bitului din registrul de control modem, după un MR sau în modul de lucru în buclă;

/DSR (Data Set Ready) este un semnal de stare a echipamentului conectat (modem). El poate fi citit în registrul de stare modem. Bitul DDSR al registrului de stare indică dacă DSR și-a modificat starea de la ultima citire a registrului de stare. Dacă este validată întreruperea corespunzătoare, semnalul DSR poate genera o întrerupere la schimbarea stării;

/RTS (Request to Send) ca și /DTR;

/CTS (Clear to Send) ca și /DSR;

/DCD (Data Carrier Detect) ca și /DSR;

/RI (Ring Indicator) ca și DSR;

/OUT1, /OUT2 sunt ieșiri care pot fi definite de utilizator. Pot fi activate prin poziționarea în 1 a unui bit în registrul de control modem. Pot fi inactivate prin poziționarea în 0 a bitului din registrul de control modem, după un MR sau în modul de lucru în buclă;

INTRPT este o cerere de întrerupere care informează unitatea centrală că ACE solicită un transfer de date. O întrerupere se poate solicita în 4 cazuri:

- o eroare de recepție;
- date recepționate valide (RXRDY);
- registru de transmisie gol (TXRDY);
- cerută de modem prin /DSR, /CTS, /DCD, /RI (dacă întreruperea este validată).

În Fig. 6.5. este arătată schema bloc de conectare a circuitului TL16C550A pe o magistrală ISA.

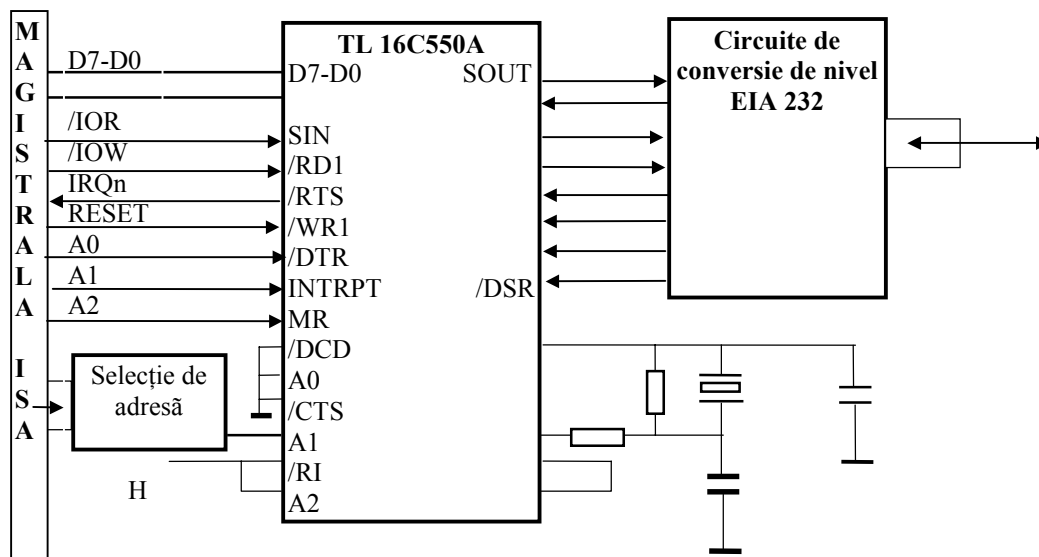


Fig. 6.5. Schema bloc de conectare a unui circuit 16550 la magistrala ISA

6.4.1.2. Funcționarea și registrele circuitului 16550

Registrul buffer de recepție (RBR)

Partea de recepție a ACE constă într-un registru buffer de recepție (o stivă FIFO de 16 octeți) și un registru de deserializare. Partea de recepție este comandată cu registrul de control linie (LCR). Registrul de deserializare primește date seriale de la intrarea SIN și le stochează în RBR. În mod 16450 se poate genera o întrerupere când un caracter este în RBR. Întreruperea este resetată când data este citită din RBR. În mod FIFO întreruperea este generată la atingerea unui nivel de declanșare (creșterea numărului de octeți până la nivelul de declanșare programat).

Registrul de transmisie (THR)

Partea de transmisie a ACE constă într-un registru de transmisie (o stivă FIFO de 16 octeți) și un registru de serializare (TSR). Partea de transmisie este comandată cu registrul de control al liniei (LCR). Registrul de serializare este încărcat din registrul THR și trimite datele serial la ieșirea SOUT cu tactul dat de /BAUDOUT. În mod 16450 se poate genera o întrerupere când registrul THR este gol. Întreruperea este resetată când un caracter este încărcat în THR. În mod FIFO întreruperea este generată la scăderea numărului de octeți din FIFO sub nivelul de declanșare.

Programarea ratei de transfer

ACE conține un generator programabil care are la intrare un ceas de max. 8MHz și îl divizează cu o valoare între 1 și $2^{16}-1$. Valorile cu care se încarcă cele două registre de 8 biți pentru a obține diferite viteze de transfer în funcție de frecvența tactului de 1,8432MHz sau 3,072MHz, sunt date în foile de catalog. Registrele sunt accesibile cu DLAB=1.

Registrul de control FIFO (FCR)

Este un registru care poate fi doar scris, la aceeași adresă cu IIR. FCR validează bufferul FIFO, stabilește nivelul de declanșare (număr de octeți la care se generează o întrerupere), golește FIFO și selectează modul DMA în care se lucrează.

- Bit 0: cu 1 validează FIFO. Tranziția în 0 golește FIFO;
- Bit 1: cu 1 golește FIFO la recepție și resetează numărătorul de octeți;
- Bit 2: cu 1 golește FIFO la transmisie și resetează numărătorul de octeți;
- Bit 3: cu 1 când bitul 0 este 1 modul de lucru trece de la DMA 0 la DMA1;
- Bit 4 și 5 sunt rezervați;
- Bit 6 și 7 stabilesc nivelul de declanșare, conform tabelului 6.5.

Tabel 6.5. Registrul FCR (B7, B6)

Bit 7	Bit 6	Nivel de declanșare (octeți)
0	0	1
0	1	4
1	0	8
1	1	14

Registrul de control linie (LCR)

Bit 0 și 1 stabilesc lungimea cuvântului ca în tabelul 6.6.

Tabel 6.6. Registrul LCR

Bit 1	Bit 0	Lungime cuvânt
0	0	5 biți
0	1	6 biți
1	0	7 biți
1	1	8 biți

Bit 2: stabilește numărul de biți de STOP. Dacă este 0 se adaugă un bit de STOP, iar dacă este 1 se adaugă 1,5 biți de STOP la cuvinte de 5 biți și 2 biți de STOP la cuvinte de 6,7,8 biți;

Bit 3: cu 1 validează controlul de paritate;

Bit 4: cu 1 selectează paritatea pară iar cu 0 paritatea impară;

Bit 6: poate forța un caracter BREAK (trecerea liniei SOUT în stare SPACE);

Bit 7: DLAB care se pune la 1 pentru a avea acces la rata de divizare a ceasului și 0 pentru a avea acces la celelalte registre (Tabel 6.4.).

Registrul de stare linie (LSR)

În acest registru se găsesc informații despre starea transferului de date.

Bit 0: este 1 când un caracter serial a fost recepționat în întregime și este în registrul de recepție (RBR) sau în FIFO și este resetat prin citirea datelor din RBR sau FIFO;

Bit 1: eroare de suprascriere (Overrun Error), este 1 când la citirea registrului RBR se constată că acesta a fost scris deja de caracterul următor. Este resetat când se citește LSR.

Bit 2: eroare de paritate. În mod FIFO eroarea este atașată caracterului și se activează când caracterul este în vârful stivei. Este resetat când se citește LSR.

Bit 3: eroare de cadrare, caracterul recepționat nu are biți de STOP corect recepționați. Este resetat când se citește LSR. În mod FIFO eroarea este atașată caracterului și se activează când caracterul este în vârful stivei. ACE încearcă să recepționeze corect următorul caracter, cu presupunerea că bitul de STOP incorrect a fost de fapt bitul de START al următorului caracter.

Bit 3: indicatorul de BREAK arată că s-a recepționat un caracter de BREAK mai lung decât un caracter întreg. Este resetat când se citește LSR. În mod FIFO eroarea este atașată caracterului și se activează când caracterul este în vârful stivei.

Bit 5: indicator al registrului de transmisie, când este 1 arată că registrul de transmisie (THR) este gol și ACE este gata să accepte un nou caracter spre a fi transmis. Este resetat când unitatea centrală încarcă registrul de transmisie.

Bit 6: când este 1 arată că registrul de transmisie este gol și că registrul de serializare în vederea transmisiei este gol;

Bit 7: este 1 când există o eroare în FIFO (în mod 16450 nu este folosit).

Registrul de validare a întreruperilor (IER)

Validează unul din cele 4 tipuri de întreruperi. Poate invalida întreruperile prin poziționarea în 0 a celor 4 biți de validare.

Bit 0: cu 1 validează întreruperea generată de datele recepționate;

Bit 1: cu 1 validează întreruperile generate de registrul de transmisie;

Bit 2: cu 1 validează întreruperile generate de registrul de stare a liniei;

Bit 3: cu 1 validează întreruperile generate de registrul de stare al modemului.

Bit 4-7: nu sunt folosiți.

Registrul de identificare a întreruperii (IIR)

ACE poate gestiona întreruperile și nivelele de prioritate. Cele 4 nivele de prioritate sunt:

-starea liniei de recepție (cel mai prioritar);

-date recepționate sau depășirea timpului de recepție;

-registru de transmisie gol;

-starea modemului.

Dacă este generată o întrerupere, IIR indică sursa întreruperii, conform tabelului 6.7.

Tabel 6.7. Registrul IIR

Bit 3	Bit 2	Bit 1	Bit 0	Nivel prioritate	Tipul întreruperii	Sursa întreruperii	Metoda de achitare a întreruperii
0	1	1	0	1	Starea liniei de recepție	Eroare de paritate, de cadrare, de suprascriere sau detecția de car. BREAK	Citire registru de stare a liniei (LSR)
0	1	0	0	2	Date recepționate	Există un octet recepționat (16450) sau s-a atins nivelul de declanșare la FIFO	Citire registrul de date recepționate (RBR)
0	0	1	0	3	Registru de transmisie gol	Registru de transmisie gol	Scrierea în Registrul de transmisie (THR) sau citirea registrului de identificare a întreruperii (IIR)
0	0	0	0	4	Starea modemului	CTS sau DSR sau RI sau DCD	Citirea registrului de stare modem

Registrul de control modem (MCR)

Bit 0: DTR, Bit 1: RTS, Bit 2: OUT1, Bit 3: OUT2, Bit5-7 nu sunt folosiți;

Bit 4: cu 1 comandă testarea în buclă a ACE prin cuplarea internă a registrului de transmisie cu registrul de recepție și conectarea internă a semnalelor de comandă și stare corespondente ale modemului. În acest mod datele transmise sunt recepționate imediat.

Registrul de stare modem (MSR)

Bit 0: Δ CTS indică modificarea liniei CTS de la ultima citire a registrului MSR. Dacă sunt validate întreruperile generate de starea modemului, acest bit poate genera o întrerupere.

Bit1: Δ DSR, ca și Δ CTS;

Bit 2: TERI ca și Δ CTS pentru semnalul RI;

Bit 3: Δ DCD ca și Δ CTS;

Bit 4: CTS (complementul lui /CTS);

Bit 5: DSR (complementul lui /DSR);

Bit 6: RI (complementul lui /RI);

Bit 7: DCD (complementul lui /DCD).

6.4.1.3. Sincronizarea cu echipamentul serial cuplat (Hardware Flow Control)

Sincronizarea se poate face cu perechile RTS CTS, DTR DSR sau ambele. Circuitul supraveghează intrarea CTS prin care i se comunică faptul că echipamentul cuplat nu mai poate accepta date și poziționează ieșirea RTS pentru a comunica echipamentului cuplat că nu mai poate accepta date. Când este detectată o tranziție a CTS (deci o cerere de încetare a transmisiei), circuitul termină de transmis caracterul curent, până la bitul de STOP și încetează transmisia până la tranziția inversă a CTS, când se reia transmisia cu următorul caracter.

În mod FIFO se generează o întrerupere la atingerea unui nivel de declanșare, dar RTS își schimbă starea la nivelul următor de declanșare. De exemplu la recepție, dacă nivelul de declanșare s-a stabilit la 4 caractere, este generată o întrerupere la recepția unui număr de 4 caractere, dar RTS este poziționat doar la recepția a 8 caractere pentru a solicita echipamentului cuplat încetarea transmisiei.

6.4.2. Circuit pentru comunicații seriale asincrone 16650

Circuitul UART ST16C650A al companiei EXAR este compatibil pin la pin cu circuitul 16550. 16650 conține un buffer FIFO de 32 de octeți și permite rate de transfer de până la 1,5Mbps. Pe lângă controlul hardware al traficului (sincronizarea cu echipamentul cuplat), circuitul poate realiza un control software, cu caractere XON-XOFF programabile. Circuitul are mai multe variante constructive, dintre care cea standard este pin la pin compatibilă cu 16550, iar varianta PC are integrată și selecția de adrese pentru cuplarea pe magistrala ISA la adresele COM sau LPT. Una din variantele constructive are în loc de interfața cu modemul o interfață IrDA (codare și decodare IrDA). Circuitul are posibilitatea intrării într-un mod de economie de energie în care consumă doar 800 μ A.

Față de 16550, acest circuit are în plus un set de registre pentru înscrierea caracterelor XON și XOFF, numit set avansat de registre (Enhanced Features Register EFR) care pot fi

accesate după încărcarea registrului de comenzi de linie cu valoarea BFh. Selecția lor se face conform cu tabelul 6.8.

Tabel 6.8. Selecția registrelor EFR

A2	A1	A0	Registru
0	1	0	Registru avansat
1	0	0	XON- cuvânt 1
1	0	1	XON- cuvânt 2
1	1	0	XOFF- cuvânt 1
1	1	1	XOFF- cuvânt 2

6.4.2.1. Sincronizarea cu echipamentul serial cuplat

Sincronizarea se poate face hardware ca și la 16550 sau software (Software Flow Control). Selecția modului de sincronizare și perechea de semnale cu care se face sincronizarea se selectează cu biții 6 și 7 din registrul de posibilități avansate (EFR).

Dacă este selectată sincronizarea software, circuitul compară fiecare caracter recepționat cu XON și XOFF (1 sau 2 caractere de comandă). La recepția unui caracter XON se declanșează o întrerupere și cuvintele se stochează în RBR (în FIFO). La recepția unui caracter XOFF circuitul suspendă transmisia după transmisia bitului de STOP, apoi continuă să compare datele recepționate pentru a detecta un caracter XON (comunicația este full duplex). Caracterele XON și XOFF nu sunt stocate în bufferul de recepție. În cazul în care circuitul recepționează date și s-a depășit nivelul de declanșare se transmite un caracter XOFF pe linia TX spre echipamentul cuplat. Când numărul de octeți recepționați scade sub nivelul de declanșare, se transmite un caracter XON.

6.4.2.2. Modul economie de energie

Prin poziționarea în 1 a bitului 4 din EFR circuitul intră în modul de economie de energie. Intrarea în modul normal de lucru se face dacă se detectează un bit de START, sau se schimbă starea oricărui semnal de la modem (RI, DCD, CTS, DSR). Dacă s-a intrat în modul de economie de energie, după recepția caracterului se intră din nou în modul de economie de energie.

6.4.2.3. Rata de transfer

Viteza echipamentelor cuplate la interfața serială este în continuă creștere. Astfel, pentru un modem de 33,6 kbps este nevoie de o rată de transfer la intrare de 115,2 kbps care se poate obține cu un circuit TL16C550A. Un modem ISDN cu 128 kbps are nevoie însă de o rată de transfer la intrare de 460,8 kbps. Circuitul ST16C650A permite o rată de transfer standard de 921,6 kbps. Circuitul care generează tactul pentru transfer admite la intrare un tact de până la 24MHz.

6.5. CONECTAREA UNUI MOUSE LA PORTUL SERIAL

Pentru a conecta un mouse la portul serial se folosește linia RxD pentru a recepționa date de la mouse. Liniile TxD, RTS și/sau DTR sunt folosite pentru a alimenta mouse-ul. Există două tipuri de mouse: Microsoft Mouse (două butoane) și Mouse System (trei butoane). Parametrii de transmisie serială sunt:

Microsoft Mouse: 1200 bps, 7 biți date, 1 bit stop, fără paritate;
 Mouse System: 1200 bps, 8 biți date, 1 bit stop, fără paritate.

Pentru resetarea unui mouse se înscrie un 1 în b_6 din LCR al circuitului UART și se înscrie un 0 la biții b_0 și b_1 din MCR; se așteaptă un timp și se inversează biții din nou.

Pachetul de date al unui mouse Microsoft constă în 3 octeți trimiși la calculator ori de câte ori își schimbă starea. Tabelul 6.9. descrie structura celor trei octeți.

Tabel 6.9. Octeți trimiși de Microsoft Mouse

octet	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
octet 1	1	LB	RB	Y7	Y6	X7	X6
octet 2	0	X5	X4	X3	X2	X1	X0
octet 3	0	Y5	Y4	Y3	Y2	Y1	Y0

D₆ este folosit pentru sincronizarea softului în caz că se pierde sincronizarea.

LB exprimă starea butonului stâng (1 - buton acționat).

RB exprimă starea butonului drept (1 - buton acționat).

X₀-X₇ descriu deplasarea relativă pe axa orizontală, față de poziția anterioară.

Y₀-Y₇ descriu deplasarea relativă pe axa verticală, față de poziția anterioară.

Microsoft Mouse folosește RTS pentru alimentare. O succesiune 0-1 va reseta intern mouse-ul, iar la reset acesta va transmite un caracter "M" pentru a-și semnala prezența.

Pachetul de date al unui Mouse System constă în 5 octeți trimiși la calculator ori de câte ori își schimbă starea. Tabelul 6.10. descrie structura celor cinci octeți.

Tabel 6.10. Octeți trimiși de Mouse System

Octet	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
octet 1	1	0	0	0	0	LB	MB	RB
octet 2	X7	X6	X5	X4	X3	X2	X1	X0
octet 3	Y7	Y6	Y5	Y4	Y3	Y2	Y1	Y0
octet 4	egal cu octet 2							
octet 5	egal cu octet 3							

D₇-D₃ din primul octet sunt folosiți pentru sincronizare.

LB exprimă starea butonului stâng (1 - buton acționat).

MB exprimă starea butonului din mijloc (1 - buton acționat).

RB exprimă starea butonului drept (1 - buton acționat).

Ca și mouse-ul cu două butoane, la reset acesta va transmite un caracter, de data aceasta "M3", pentru a-și semnala prezența.