

## **8.CIRCUITE DE CAPTURĂ VIDEO**

Circuitele de sunet au avut o evoluție dinamică. Primele au apărut circuitele cuplate pe ISA, apoi cele pe PCI iar acum chipsetul plăcii de bază permite cuplarea unui codec audio. Mulți producători de circuite fabrică chipuri audio. Spre deosebire de aceste circuite, circuitele de captură video au avut o evoluție mai lentă, astfel circuitele Bt878-879 (Brook Tree) de la Rockwell au dominat piața de câțiva ani încoace. Colectivul Brook Tree și produsele Bt au fost preluate de Conexant.

### **8.1.Circuit de captură video Bt 878/879 (producător Brook Tree)**

Bt 878 este o soluție completă low cost pentru achiziția semnalelor video analogice și transferul lor spre calculatorul gazdă prin interfața PCI. Circuitul profită de capacitățile multimedia ale calculatorului gazdă și de viteza mare de transfer și operare.

Bt 878 conține o interfață PCI de legătură cu calculatorul gazdă care permite acces DMA. Intrarea video permite cuplarea unui semnal video analogic complex NTSC/PAL/SECAM, S-Video (2 linii diferite pentru luminanță și crominanță) sau video digital CCIR 656. Un canal audio permite achiziționarea semnalului audio radio FM sau audio TV și transferul datelor digitale audio spre calculatorul gazdă printr-un bloc PCI, independent de transferul datelor video. Bt 878 permite prelucrarea datelor pentru teletext. Circuitul este montat într-o capsulă de 128 de pini PQFP.

Schema bloc a circuitului este dată în figura 8.1.

Bt 878 poate plasa datele achiziționate direct în memoria sistemului gazdă prin DMA sau într-o memorie de pe un controller video pentru aplicații de suprapuneri de imagini. Transferul datelor într-o memorie video face ca imaginea achiziționată să fie afișată. Ca și inițiator de cicluri de magistrală PCI, Bt 878 poate prelua controlul magistralei când aceasta este liberă, de aceea se impune intercalarea bufferelor FIFO în care se stochează șirul de date video până la eliberarea magistralei. Datele video de intrare pot fi scalate și modificate culorile. Achiziția se face în 2 grupuri de câmpuri, cele pare și cele impare, astfel încât se pot achiziționa date într-un grup de câmpuri și datele din celălalt grup pot fi vizualizate. Câmpurile pot fi stocate în memorie combinat sau în zone diferite.

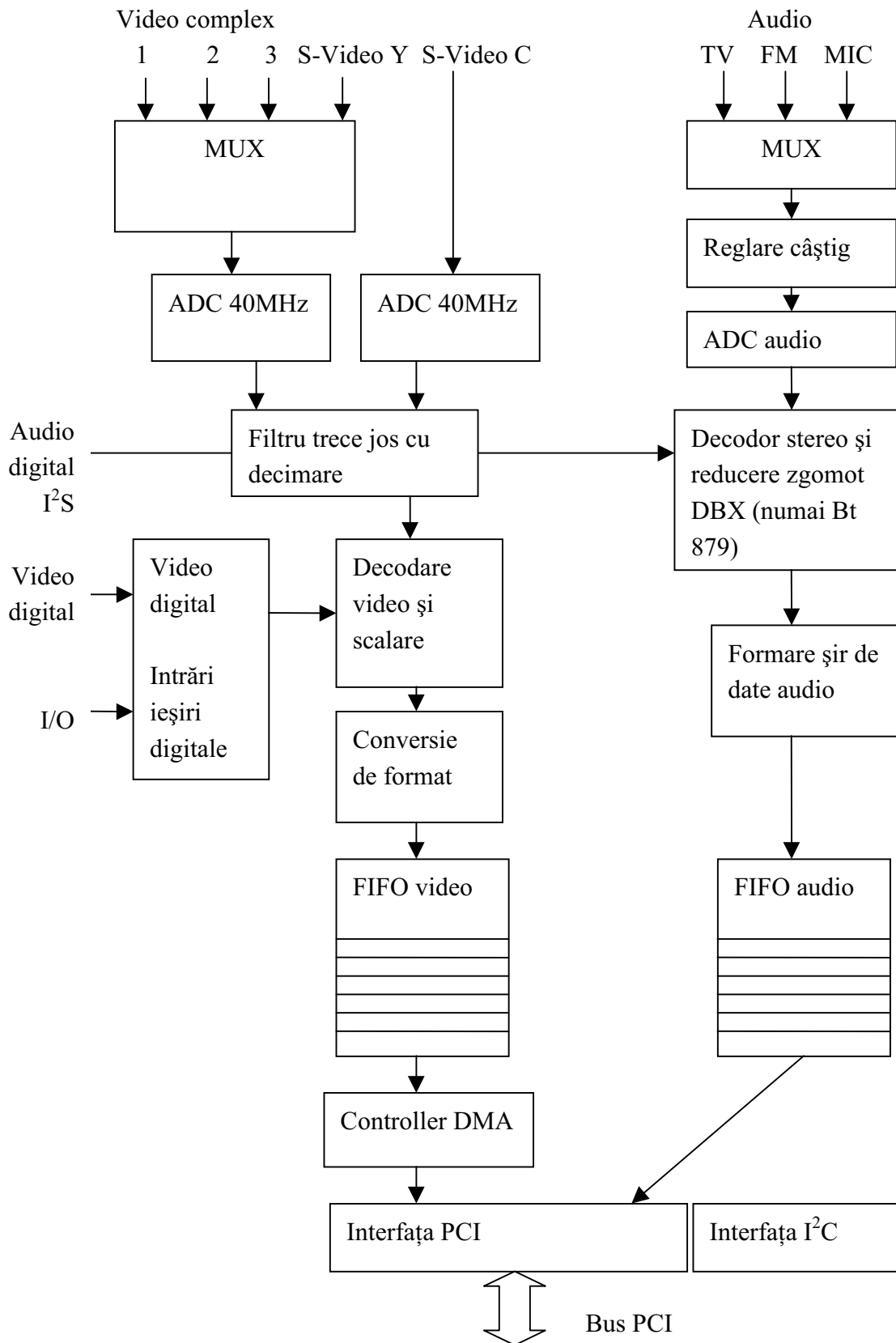


Fig. 8.1. Schema bloc a circuitului Bt 878

În schema bloc a circuitului Bt 878 în partea de sus sunt reprezentate intrările analogice, în stânga intrările digitale iar în partea de jos este reprezentată interfața PCI cu calculatorul gazdă.

Pentru a putea achiziționa date de la un aparat foto digital sau de la o altă sursă de semnal video digital, Bt 878 are un port video digital de achiziție. Datele video digitale urmează același curs ca și cele analogice, adică scalare și ajustarea culorii, apoi sunt transferate spre memoria sistemului sau sunt afișate prin transferul spre controllerul video.

Bt 878 suportă tehnologia Intel Intercast, ceea ce este o combinație între televiziune și Internet care permite vizualizarea unui program TV având acces și la o pagină WEB a programului sau televiziune interactivă cu programe la cerere și plată prin Internet.

Circuitul Bt 879 (versiune mai nouă a lui Bt 878) permite recepția audio stereo. Prin BTSC-MTS (Broadcast Television Systems Committee- Multichannel Sound) sunetul este transmis stereo, iar la recepție se face procesarea digitală a șirului de date. Bt 879 extrage spectrul canalelor L+R și L-R, detectează tonul pilot de transmisie, restaurează matricile de eșantioane L și R și realizează decompresia DBX.

Supportul pentru prelucrarea stereo a semnalelor audio FM este implementat doar în Bt 879. La intrare admite semnal stereo compozit, livrat de majoritatea tunerelor FM actuale. Circuitul realizează demodularea, decodarea și refacerea matricilor de eșantioane. Unele circuite de prelucrare (altele decât Bt 879) nu pot să prelucreze atât semnalul audio TV cât și semnalul audio FM din cauză că semnalul audio TV (în afară de BTSC-MTS) nu este codat DBX.

Bt 878 poate opera cu destinații diferite pentru câmpurile pare și impare conform unui program RISC (cu set redus de instrucțiuni) înscris în memoria calculatorului gazdă și generat de driverul soft al circuitului Bt 878. Programul controlează transferul imaginii octet cu octet în memoria destinație (a calculatorului gazdă sau memoria video), prin transfer DMA. Ciclurile PCI în care se afișează informație video care nu trebuie să apară pe ecran sunt blocate.

Informația video poate fi stocată în memorie în 2 moduri:

- Mod pachet, datele sunt într-un bloc continuu;
- Mod planar, datele sunt în 3 blocuri, transferate spre 3 blocuri destinație (semnal video descompus în componente YCrCb sau RGB).

Pentru transferul datelor audio se folosesc eșantioane de 8 sau 16 biți. Același program RISC gestionează transferul datelor audio. Fluxul datelor audio este diferit și independent de fluxul datelor video.

Tehnologia Ultra Lock implementată în Bt 878 permite achiziția corectă de la surse nesigure (la care variază lungimea liniei video, cum ar fi videocasetofoanele VCR, unde comutarea capetelor scurtează unele linii) prin completarea cu pixelii lipsă. Tehnica Ultra Lock este complet digitală și automată.

Scalarea imaginii se poate face prin reducerea ei atât pe orizontală cât și pe verticală, independent, utilizând factori de scală diferiți. Dimensiunile pot fi micșorate cu factori între 1 și 16. Circuitul poate realiza decimare temporală pentru a reduce banda de frecvență a semnalului

video. În aceeași idee, câmpuri (sau cadre) pot fi excluse din secvența video la intervale de timp fixe.

Interfața de intrare constă într-un multiplexor cu 3 intrări pentru semnale video. Sursa de tip S-Video constă într-un semnal de luminanță care intră în multiplexor (Y) și un semnal de crominanță (C care conține 2 componente Cr și Cb) care are o intrare specială și un convertor A/D propriu. Un etaj de amplificare cu reglarea automată a câștigului compensează variațiile de amplitudine din semnalul video.

Semnalul de ceas care trebuie aplicat circuitului Bt 878 este de 28,63636MHz (8x frecvența NTSC).

Circuitul Bt 878 dispune de 24 de pini de I/O care pot fi folosiți ca pini de I/O de uz general (GPIO) sau ca intrări pentru un semnal video digital. De la intrarea digitală informația este prelucrată în blocul de conversie de format fără a mai trece prin blocurile analogice și conversia A/D. Portul GPIO poate fi configurat pentru captura de date video digitale în standard CCIR 656. Bt 878 conține un automat digital care separă datele de imagine de datele de sincronizare. CCIR 656 este o interfață cu viteza de 27MB/s în formatul YCrCb. Începutul și sfârșitul cadrului sunt semnalate de coduri (SAV și EAV) pe 4 biți, situate în afara cadrului video activ. Un bloc de date video (o linie de 720 pixeli și codurile de referință SAV și EAV) are 1448 octeți. Schema bloc a transferului video digital este dat în figura 8.2.:

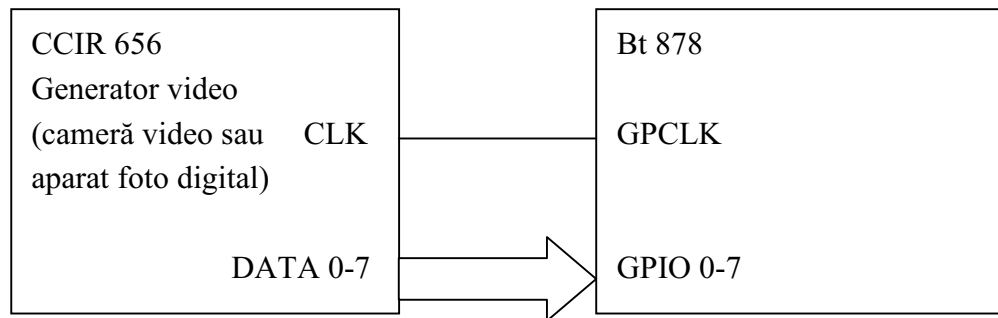


Fig. 8.2. Schema bloc a transferului video digital

Bt 878 dispune de opțiunea VBI de achiziție a semnalului (Vertical Blanking Interval Data Capture) utilizată la achiziția unui cadru din imagine (still frame capture) prin care achiziția este realizată doar în timpul în care anumite linii din imagine sunt selectate.

Circuitul este echipat cu o interfață I<sup>2</sup>C care funcționează la 99,2KHz sau 396,8KHz. Ca și master, Bt 878 poate programa transferuri de date cu alte dispozitive, cum ar fi de exemplu partea de receptor TV de pe placa tuner.

### Programarea circuitului

Instrucțiunile RISC care gestionează fluxul de date din FIFO spre memoria gazdă sau cea video sunt stocate în memoria gazdă. Programul realizat cu aceste instrucțiuni este generat de driver. Există 5 tipuri de instrucțiuni RISC pentru date în pachet (WRITE, WRITEC, SKIP,

SYNC, JUMP) și încă 3 instrucțiuni RISC adiționale pentru date în mod planar care înlocuiesc instrucțiunile WRITE /SKIP. În memoria gazdă sunt 2 seturi independente de instrucțiuni RISC, un set pentru câmpurile pare și un set pentru câmpurile impare. Primul câmp (par sau impar) începe cu o instrucțiune SYNC (de sincronizare) care indică și tipul datelor (în pachet sau planar) și se termină cu o instrucțiune SYNC. Al doilea câmp începe și se termină cu o instrucțiune SYNC după care urmează un JUMP înapoi la primul câmp. Controllerul DMA realizează transferul (în buclă) de la FIFO înspre memoria gazdă urmând instrucțiunile programului RISC. Transferul se modifică doar când programul RISC se modifică, atunci când se schimbă parametrii achiziției.

Programul RISC este transferat din memoria gazdă în controllerul DMA prin intermediul interfeței PCI. În controllerul DMA programul RISC este stocat într-un buffer. Un decodor al instrucțiunilor RISC asigură semnalele de comandă / stare pentru controlul bufferului FIFO de date video. Schema bloc a transferului de date prin DMA este dată în figura 8.3.:

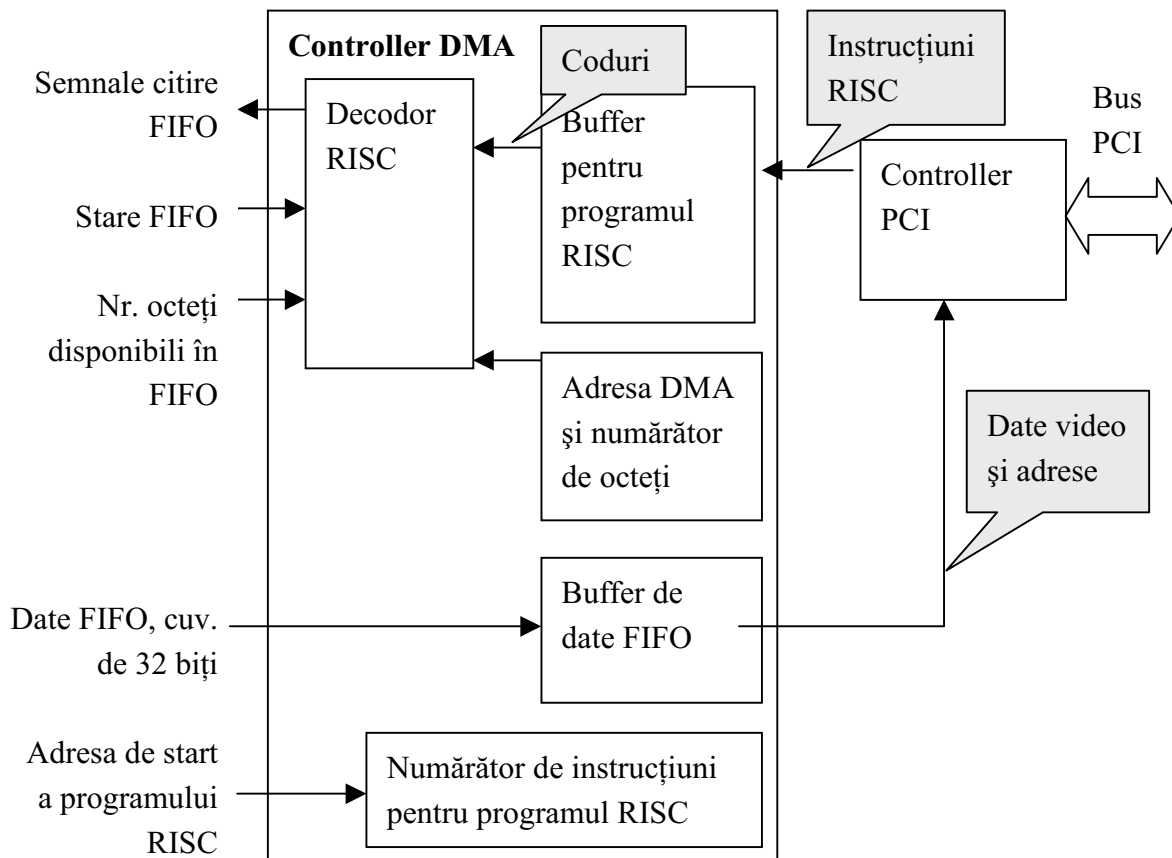


Fig. 8.3. Schema bloc a fluxului de date video și instrucțiuni RISC prin DMA

Instrucțiunea WRITE scrie în mod pachet datele din FIFO spre memoria gazdă începând cu o adresă specificată. Instrucțiunea este pe 2 cuvinte de 16 biți, primul specifică numărul de octeți de transferat și conține biți de comandă iar al doilea cuvânt reprezintă adresa specificată din memoria gazdă.

Instrucțiunea WRITE123 scrie în mod planar datele din FIFO spre memoria gazdă începând cu o adresă specificată. Instrucțiunea este pe 5 cuvinte de 16 biți. Cuvintele specifică 3 adrese din memoria gazdă unde se stochează componentele Y, Cr și Cb (luminanță și 2 componente de cromaticitate) din semnalul video. Circuitul poate lucra cu aceste 3 componente sau cu componentele RGB și poate realiza conversia de date video între aceste standarde.

Instrucțiunea SKIP sare peste transmiterea unui număr de pixeli din FIFO și este reprezentată pe un cuvânt. La fel și SKIP123 pentru modul planar.

Instrucțiunea JUMP înscrie numărătorul de instrucțiuni cu o adresă de salt. Instrucțiunea are 2 cuvinte din care al doilea specifică adresa de salt.

### Registrele de configurare PCI

Aceste registre, de interfață între gazdă și busul PCI (partea alocată circuitului Bt 878) sunt accesibile tot timpul, dar de regulă sunt scrise /citite doar la configurare (POST, Power On Self Test). Adresele registrelor și conținutul lor este prezentat schematic în tabelul următor:

Adresa (hex)	Semnificația și scopul registrului
00	Identificare vânzător și dispozitiv
04	Configurare PCI, se stabilesc parametrii de protocol ai transferului PCI: mod de răspuns la erori, control de paritate etc.
05	Tipul dispozitivului: multimedia video și numărul variantei (Revision Code)
08	Tipul dispozitivului PCI: multifuncțional
0C	Timer de întârziere: numărul de tacte de așteptare a răspunsului pe PCI
10	Determină zona de memorie de 4 Kocteți pentru registrele locale de programare
3C	Stabilește parametrii de protocol pentru liniile de întrerupere

### Registrele locale

Circuitul poate fi programat prin intermediul registrelor locale situate într-o zonă de memorie de 4 Kocteți precizată de un registru de configurare PCI (se specifică adresa de bază). Registrele locale pot fi citite sau scrise oricând prin magistrala PCI, cu adresele specificate de liniile AD 11-2 (offsetul adresei). Registrele locale sunt prezentate în tabelul următor:

Adresa (hex)	Semnificația și scopul registrului
000	DSATUS (Device Status Register) - starea circuitului
004	IFORM (Input Format Register)- formatul de intrare; selecție canal de intrare; selecție NTSC/ PAL/ SECAM
008	TDEC (Temporal Decimation Register)- comanda decimării temporale- decimare cadre sau câmpuri – pare sau impare

00C (câmpuri impare) 08C (câmpuri pare)	Cropping Register <sup>1</sup> - se stabilesc registrele în care se încarcă întârzierea dorită pe H și V care realizează fragmentul selectat
090 (câmpuri impare) 010 (câmpuri pare)	Întârzierea verticală
014 (câmpuri impare) 094 (câmpuri pare)	Partea activă a ferestrei pe verticală
018 (câmpuri impare) 098 (câmpuri pare)	Întârzierea orizontală
01C (câmpuri impare) 09C (câmpuri pare)	Partea activă a ferestrei pe orizontală
020 (câmpuri impare) 0A0 (câmpuri pare)	Scalare pe orizontală MSB
024 (câmpuri impare) 0A4 (câmpuri pare)	Scalare pe orizontală LSB
028	Controlul luminozității
02C (câmpuri impare) 0AC (câmpuri pare)	Controlul filtrelor
030	Câștigul amplificatorului de luminanță
034	Câștigul amplificatorului de crominanță
03C	Controlul nuanței (Hue)
040 (câmpuri impare) 0C0 (câmpuri pare)	Controlul filtrelor
044	Controlul albului
048	OFORM Controlul formatului de ieșire: gama de luminozitate etc.
04C (câmpuri impare) 0CC (câmpuri pare)	Scalare pe verticală MSB
050 (câmpuri impare) 0DC (câmpuri pare)	Scalare pe verticală LSB
054	TEST – controlul testului
068	ADC – controlul convertorului A/D
06C (câmpuri impare) 0EC (câmpuri pare)	Controlul timpilor video
07C	Reset software
084	Controlul generatorului de tact
0B0	Numărul de linii/ cadru MSB

---

<sup>1</sup> Cropping- selectarea unui fragment de imagine

0B4	Numărul de linii/ cadru LSB
0D4	Controlul formatului de culoare (RGB sau YCrCb etc.)
0D8	Controlul culorii (corecții de culoare)
0DC	Controlul capturii
0E0	Controlul VBI
0E4	Întârzierea (în tacte) a intrării în funcțiune a VBI
0E8	Numărător de câmpuri
0F0	Comanda PLL (pentru multiplicarea în frecvență)
0FC	Formatul video digital
100	Starea întreruperii
104	Măști de întrerupere
10C	Controlul DMA și GPIO (I/O de uz general)
110	Controlul I <sup>2</sup> C
114	Adresa de start a programului RISC
118	Validare GPIO
120	Numărător de instrucțiuni pentru programul RISC
200-2FF	Date de la GPIO (stivă)

### Link-uri utile

1. [www.dbxpro.com](http://www.dbxpro.com) Transmisie DBX
2. [www.rockwell.com](http://www.rockwell.com)
3. [www.conexant.com](http://www.conexant.com)
4. [www.brooktree.com](http://www.brooktree.com) Circuitul Bt 878/879
5. [www.itu.int/publications/](http://www.itu.int/publications/) Standard CCIR 656 pentru video digital