

## 5.4. Timere

### 5.4.1. Timer de bază (MB90xxxx)

Timerul de bază constă într-un numărator pe 18 biți și un registru de comandă și generează întreruperi la intervale specificate de timp. Schema bloc a timerului de bază este dată în figura 5.25:

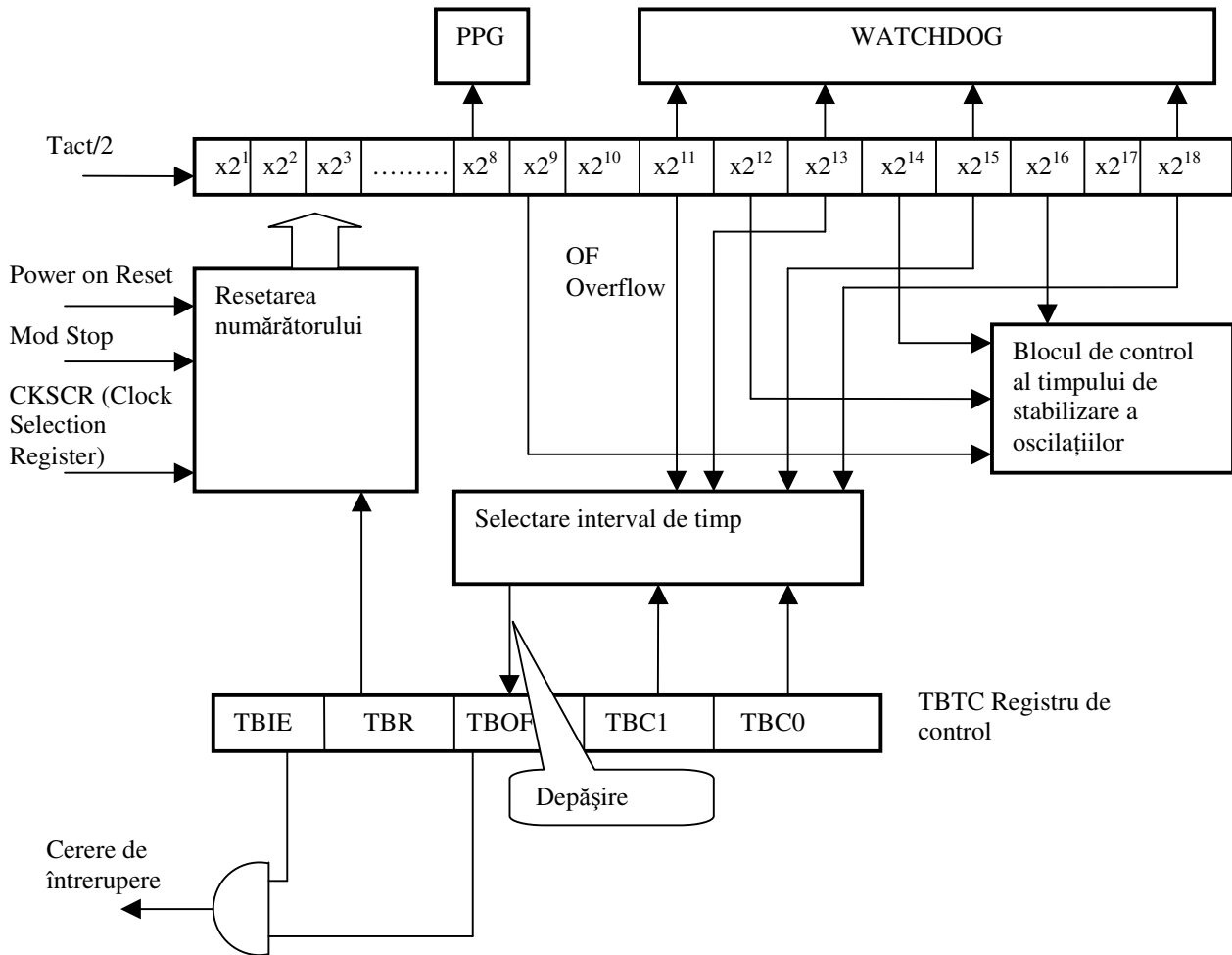


Figura 5.25: schema bloc a timerului de bază

Funcțiile acestui timer sunt:

- Sursa de tact pentru PPG și Watchdog
- Generator de intervale de timp pentru așteptarea stabilizării
- Generator de timp pentru aplicațiile utilizatorului

Numărătorul timerului de bază numără permanent tactul. Poate fi resetat de un Reset la punerea sub tensiune, trecerea în mod Stop, cu un bit din CKSCR sau cu un bit din TBTC. Întreruperile sunt generate când număratorului ajunge la capăt, intervalul de timp putând fi programat cu biții TBC1 și TBC0. Fiecare celulă a număratorului este legată la selectorul intervalului de timp cu semnalul de overflow OF. Întreruperile pot fi validate / invalidate.

**TBTC** (Timebase Timer Control Register), cu bitul TBIE validează întreruperile, bitul TBOF este bitul de cerere de întrerupere generat la sfârșitul numărării, bitul TBR poate fi scris pentru a genera un Reset al număratorului, dar este automat poziționat la o schimbare a tactului (de la tact la subtact, de

la tact la tactul PLL, etc.). Biții TBC1 și TBC0 stabilesc intervalul de timp. La un cristal de 4MHz se obțin următoarele intervale de timp: 1,024ms, 4,096ms, 16,384ms și 131,072ms. Pentru ca intervalul de timp să nu depindă de tactul ales pentru funcționarea MC (și a cărui valoare depinde de modul de lucru ales), tactul pentru acest timer este tactul extern.

#### 5.4.2. Timer de supraveghere (Watch timer)

Constă într-un numărator de 15 biți cu structura și funcționarea asemănătoare cu timerul de bază. Ca și tact folosește însă subtactul, indiferent de setările de tact din registrul CKSCR.

Schema bloc este dată în figura 5.26:

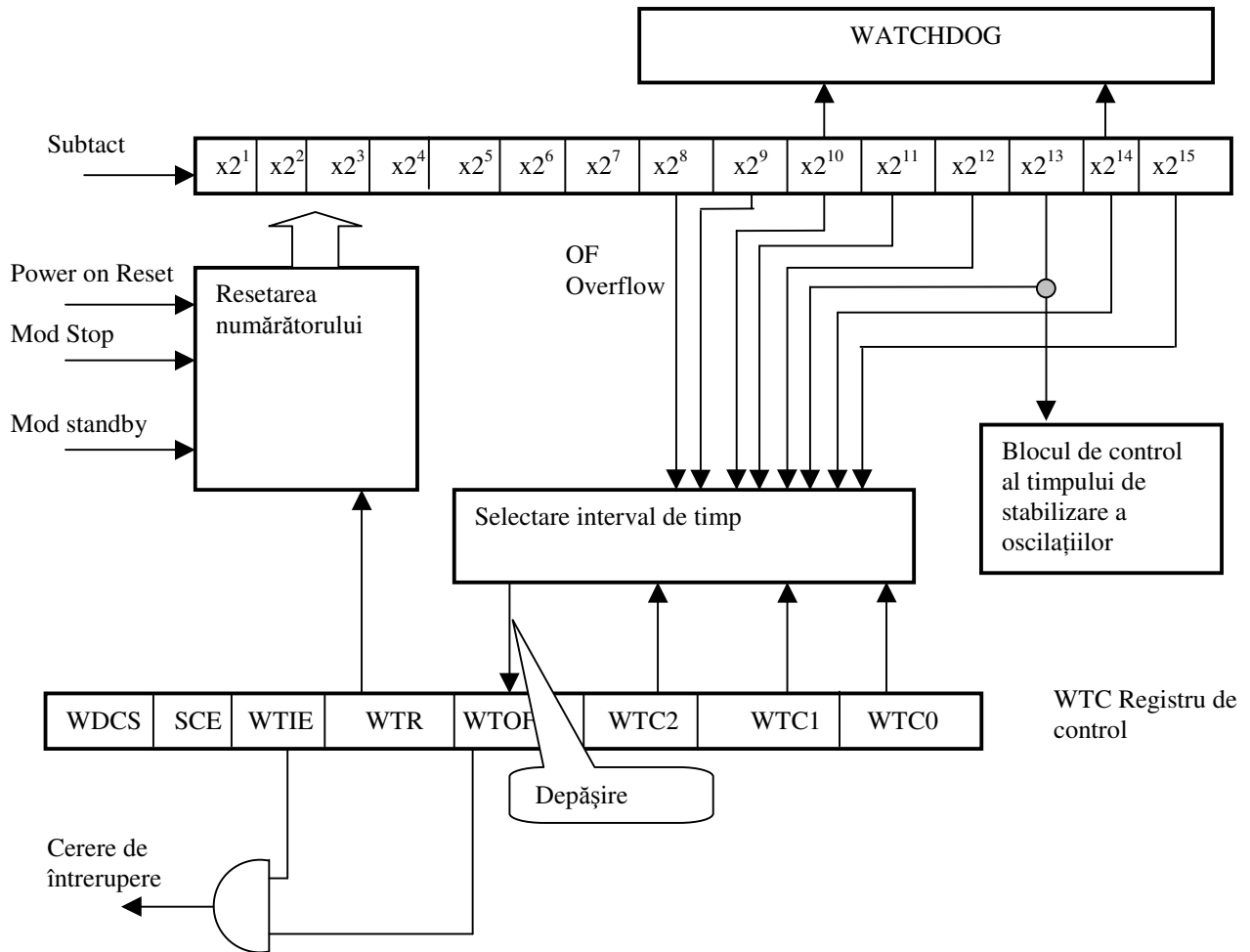


Figura 5.26: schema bloc a timerului de supraveghere

Funcționarea este asemănătoare cu a timerului de bază. Numărătorul numără subtactul și la o depășire la nivelul bitului selectat prin WTC2, WTC1 și WTC0 se poate cere o întrerupere, dacă sunt validate întreruperile. Timpul de așteptare a stabilizării oscilațiilor nu se poate alege, el este fix și dat de bitul cu ponderea 13.

**WTC** (Watch Timer Control Register), bitul WDCS selectează timerul de bază sau timerul de supraveghere ca sursă de tact pentru Watchdog. Bitul SCE arată starea blocului de control al timpului de așteptare a stabilizării oscilațiilor (în operare sau stabilizare terminată), WTIE validează sistemul de întreruperi, WTCF este flagul de cerere de întrerupere, WTR este un bit de Reset soft. WTC2, WTC1 și WTC0 stabilesc întârzierea de la 31,25ms până la 4s, în valori care se multiplică cu 2, la un subtact de 8,192kHz.

### 5.4.3. Watchdog

Ceasul de gardă (Watchdog-ul) constă într-un numărător de 2 biți, un registru de control și un circuit de control al resetării numărătorului. Schema bloc a ceasului de gardă este dată în figura 5.27:

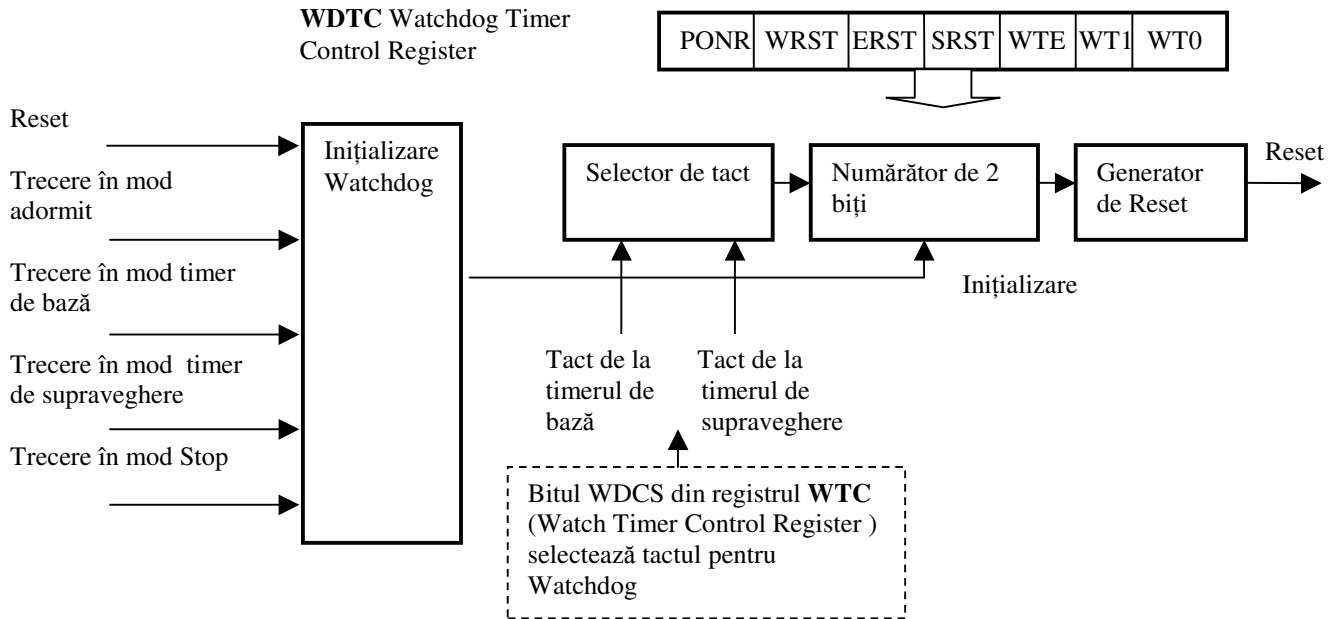


Figura 5.27: schema bloc a ceasului de gardă

Watchdog-ul supraveghează funcționarea corectă a programelor. Se activează scriind 0 în bitul WTE din registrul WDTC iar perioada de timp se stabilește cu biții WT1 și WT0. După ce a fost activat watchdog-ul trebuie inițializat periodic prin program scriind 0 pe poziția bitului WTE. Watchdog-ul mai poate fi inițializat și de Reset sau de tranzițiile în standby: mod adormit, mod stop, mod timer de bază, mod watch). Oprirea watchdog-ului se poate face numai prin Reset.

#### WDTC (Watchdog Timer Control Register)

Biții PONR, WRST, ERST și SRST arată cauza Resetului astfel: Reset la punerea sub tensiune (PONR), generat de watchdog (WRST), de la un pin extern (ERST) sau soft (SRST). Bitul WTE activează watchdog-ul. WT1 și WT0 stabilesc intervalul de timp astfel: 4,61ms, 18,43ms, 73,73ms, 589,82ms (la un tact de 4MHz). Dacă este ales subtactul ca sursă a tactului (Watch Timer) intervalele de timp sunt: 0,563s, 4,5s, 9s și 18s.

### 5.4.4. Timer I/O de 16 biți

Un timer de I/O constă în 2 numărătoare de 16 biți care au asociate 4 module de comparare și 4 module de captură. Modulele de comparare au 8 pini externi de ieșire iar modulele de captură au 8 pini externi de intrare.

Numărătorul numără liber un tact intern sau un tact extern (FRCK) care pot fi divizate de un circuit de prescalare. Se poate genera o întrerupere dacă numărătorul a ajuns la capăt (Overflow) sau la egalitatea ieșirilor numărătorului cu un registru de comparare. Numărătorul se poate inițializa la un Reset extern, la un Reset soft sau la egalitatea cu registrul de comparare.

Regiștrii de comparare sunt de 16 biți și sunt controlați de un registru de control. Când un numărător ajunge la valoarea stocată în registrul de comparare nivelul de ieșire al pinului extern

corespunzător este modificat, se cere o întrerupere și se inițializează numărătorul (dacă această opțiune este validată).

Regiștrii de captură sunt de 16 biți și sunt controlați de un registru de control. La apariția unui front de la un pin extern valoarea numărătorului poate fi stocată într-un registru de captură și se generează o întrerupere. Frontul de declanșare poate fi programat: cel crescător, descrescător sau ambele fronturi.

Schema bloc a timerului este dată în figura 5.28:

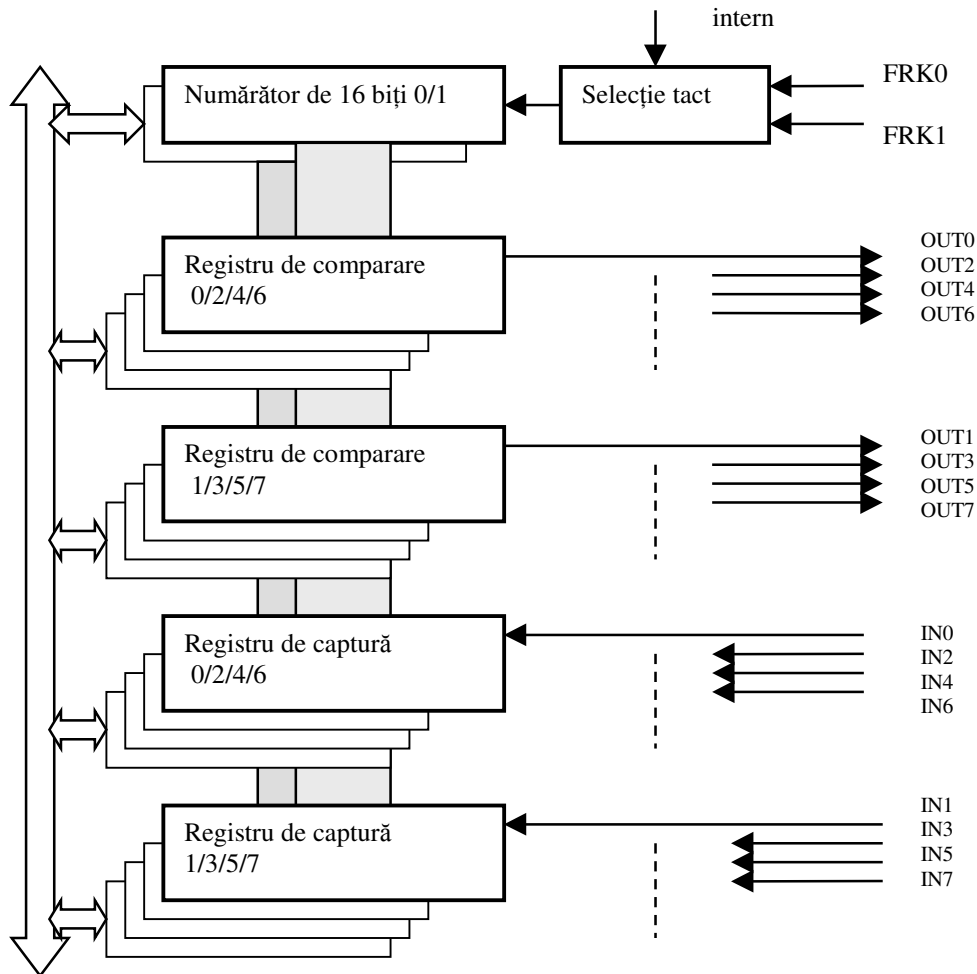


Figura 5.28: schema bloc a timerului de I/O

Liniile gri din spatele blocurilor semnifică faptul că fiecare numărător are asociate module de comparare OCU (Output Compare Unit) și module de captură ICU (Input Capture Unit). Numărătorul 0 este conectat cu OCU 0/1/2/3 și cu ICU 0/1/2/3 iar numărătorul 1 este conectat cu OCU 4/5/6/7 și cu ICU 4/5/6/7.

Se poate spune că timerul constă în 2 canale identice bazate pe câte un numărător, fiecare canal având asociate 2 module de comparare, 2 module de captură și 8 pini externi din care 4 de ieșire și 4 de intrare.

### Numărătorul

Numărătorul conține un registru de date **TCDT0/1** (Data Register of Free Running Timer) de 16 biți din care se poate citi valoarea numărătorului sau se poate scrie (doar când numărătorul este oprit). Tactul numărătorului poate fi selectat tactul intern sau tactul de la un pin extern. Selecția se face cu un bit din registrul **TCCSH0/1**. Un registru de control **TCCSL0/1** programează funcționarea

numărătorului. Cererea de întrerupere IVF este validată de bitul IVFE. Schema bloc a numărătorului este dată în figura 5.29:

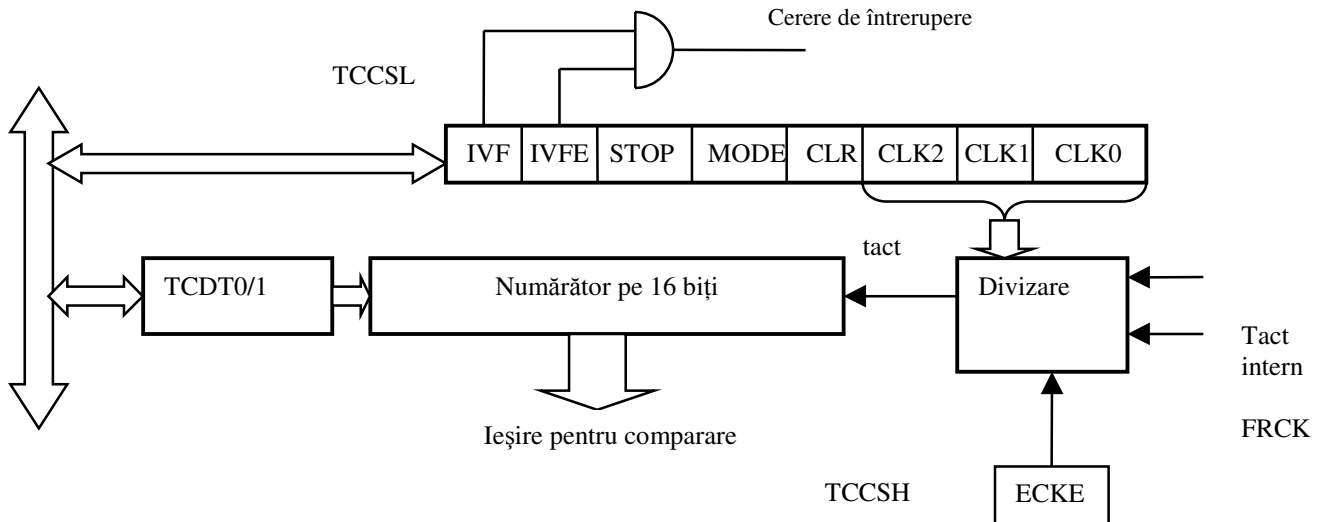


Figura 5.29: schema bloc a numărătorului din componența timerului de I/O

**TCCSL0/1** (Control Status Register of Free Running Timer) este un registru de 8 biți care conține: IVF este un flag de cerere de întrerupere, IVFE validează cererea de întrerupere, STOP oprește numărătorul, MODE stabilește modul de inițializare (cu nivel H numărătorul se inițializează prin comparare și egalitate cu regiștrii de comparare), CLR inițializează numărătorul cu 0000H, 3 biți CLK stabilesc factorul de divizare al tactului.

**TCCSH0/1** (Control Status Register of Free Running Timer) este un registru de 8 biți din care este folosit un singur bit (ECKE) care selectează tactul intern sau tactul extern de la pinul FRCK.

O diagramă de timp arată evoluția numărătorului și inițializarea prin depășire (figura 5.30 a) și inițializarea prin egalitate cu registrul de comparare (figura 5.30 b):

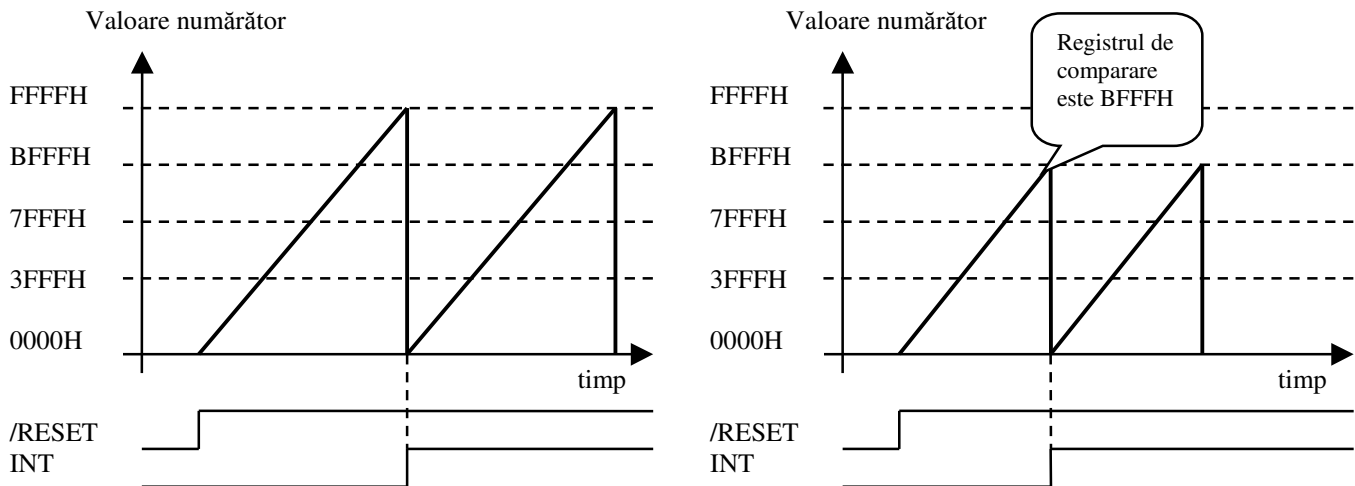


Figura a

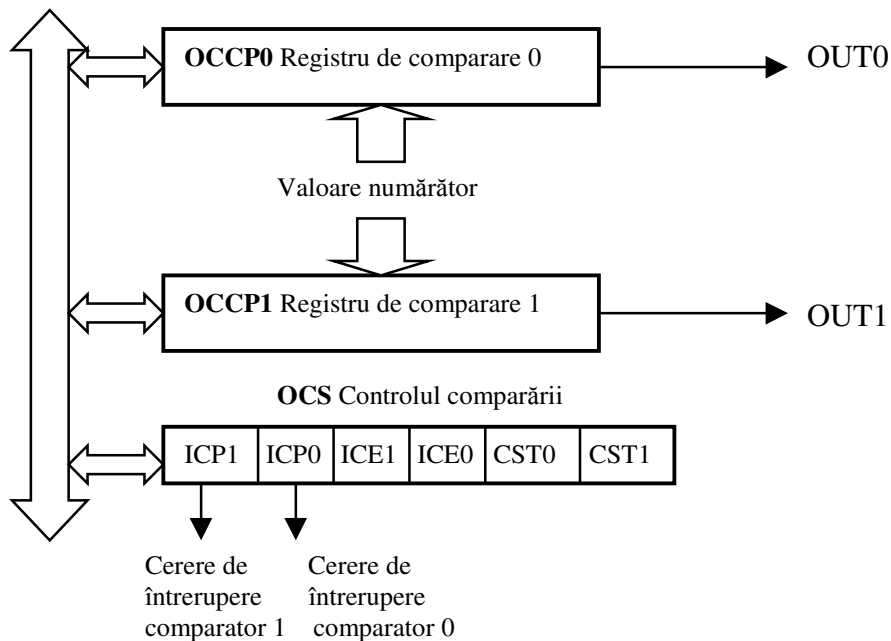
Figura b

Figura 5.30: inițializarea numărătorului prin depășire și prin egalitate cu registrul de comparare

### Compararea (OCU)

Modulul de comparare constă în 2 regiștrii de 16 biți, 2 pini de comparare de ieșire și un registru de control. În MB90350 sunt integrate 4 module de comparare separate (dar același numărator la 2 module). Pentru fiecare modul regiștrii de comparare pot fi utilizați independent. În funcție de modul de operare regiștrii pot comanda pinii de ieșire. Valoarea inițială a fiecărui pin poate fi programată separat. Fiecare modul poate genera un semnal PWM folosind ambii regiștrii de comparare.

Schema bloc a modulului de comparare este dată în figura 5.31:



Într-un MB90350 există 2 astfel de module conectate cu un numărator, în total 4 module cu 8 linii de ieșire. Numărătorul 0 este conectat cu modulele OCU 0,1,2,3 iar număratorului 1 cu OCU 4,5,6,7

Figura 5.31: schema bloc a modulului de comparare

**OCCP** (Registru de comparare, Output Compare Register) de 16 biți conține valoarea cu care se compară valoarea număratorului. Acest registru trebuie încărcat înainte de a valida operația.

**OCS0/2/4/6** (Control Status Register of Output Compare Low) sunt regiștrii de 8 biți în care ICP este o cerere de întrerupere la egalitate (câte una pentru fiecare registru de comparare), ICE sunt biți de validare a cererii de întrerupere iar 2 biți (CST) validează operația de comparare.

**OCS1/3/5/7** (Control Status Register of Output Compare High) sunt regiștrii de 8 biți în care 2 biți (CMOD0 și CMOD1) validează modul de operare al pinilor de ieșire (nivelul lor logic se schimbă sau nu la egalitate), 2 biți validează pinii de ieșire iar 2 biți schimbă valoarea logică a ieșirilor.

Funcționarea cu schimbarea valorii logice a pinilor de ieșire la egalitate (CMOD0/1=00B) și funcționarea cu schimbarea valorii logice a ieșirii OUT0 la egalitatea cu OCCP0 și schimbarea OUT1 la egalitatea cu OCCP0 și OCCP1 (CMOD0/1=01B) sunt exemplificate în figura 5.32:

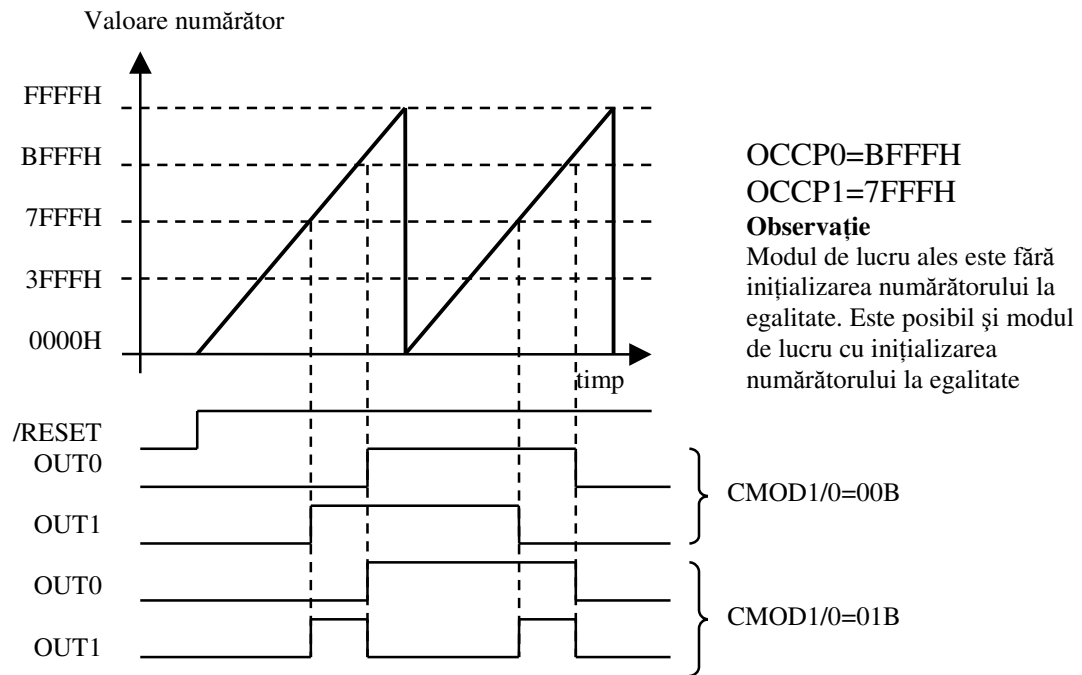


Figura 5.32: două moduri de lucru ale modulului de comparare

În aceste moduri de lucru se pot obține 2 semnale PWM. Celelalte 2 moduri de funcționare ale pinilor de ieșire implică funcționarea combinată a celor 2 module conectate la același numărător, ceea ce înseamnă că se pot obține forme de undă sincronizate la cele 4 ieșiri OUT0,1,2,3. Se pot obține astfel 3 semnale PWM în loc de 2 ca în cazul folosirii unui singur modul. O diagramă de timp exemplifică modul de lucru combinat, figura 5.33. Modulul 0 lucrează în modul CMOD1/0=01B iar modulul 1 lucrează în modul CMOD1/0=10B. S-a ales ca numărătorul să se inițializeze la egalitatea cu OCCP0. Se vede din figură că OUT0 nu poate fi folosit ca semnal PWM.

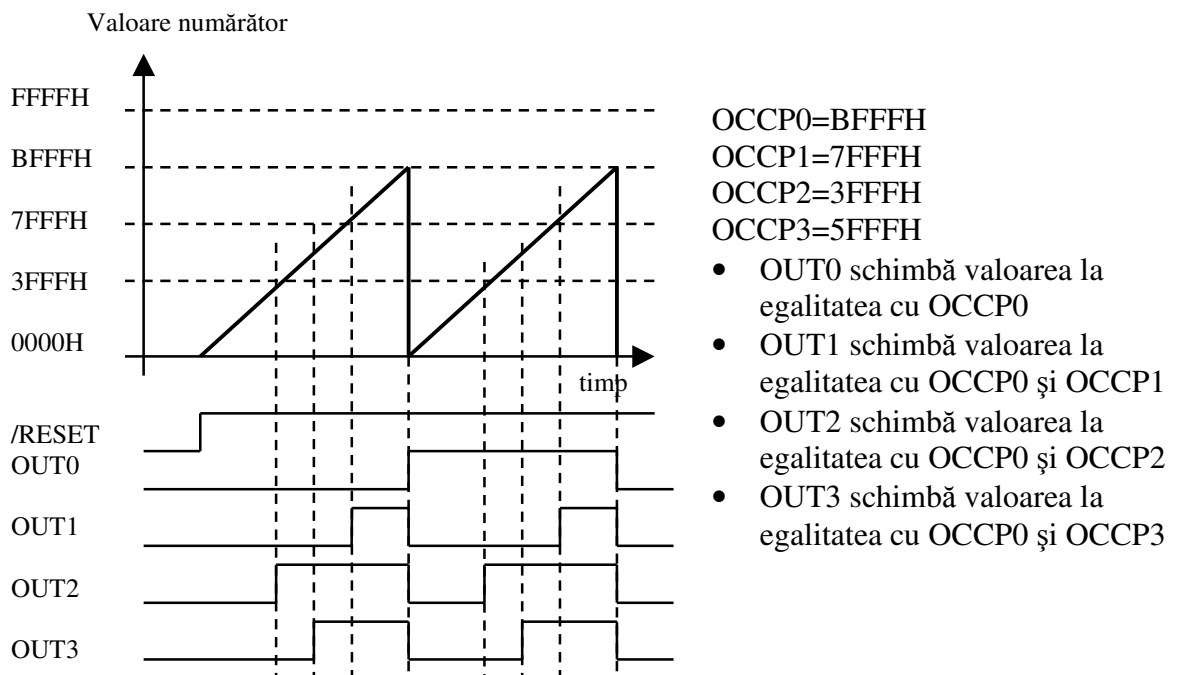
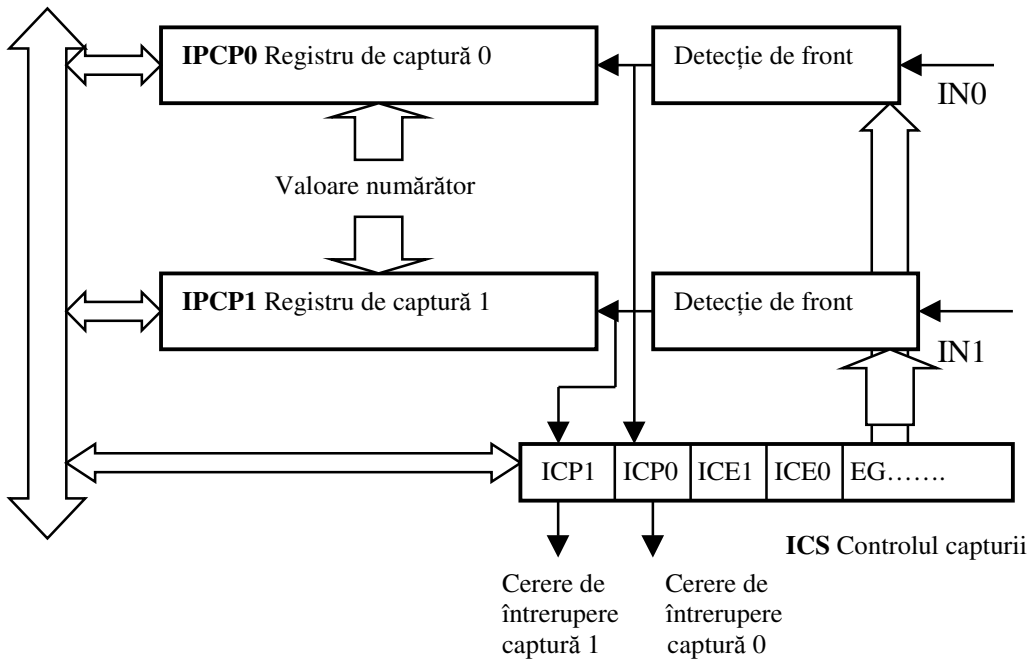


Figura 5.33: funcționarea combinată a 2 module de comparare

### Captura (ICU)

Se detectează un front al unui semnal cuplat la un pin de intrare și se stochează valoarea numărătorului într-un registru. Se poate genera o întrerupere la detecția unui front. Un modul de captură constă în 2 registre de intrare de captură, figura 5.34:



Într-un MB90350 există 2 astfel de module conectate cu un numărător, în total 4 module cu 8 linii de intrare. Numărătorul 0 este conectat cu modulele ICU 0,1,2,3 iar numărătorul 1 cu ICU 4,5,6,7

Figura 5.34: schema bloc a modulului de captură

**ICP** (Input Capture Register) de 16 biți stochează valoarea numărătorului la apariția unui front de la un pin de intrare.

**ICS01/23/45/67** (Control Status Register for Input Capture) de 8 biți conține 2 biți de cerere de întrerupere ICP0/1, biții de validare a întreruperii ICE, biții EG de stabilire a frontului activ (crescător, descrescător sau ambele).

**ICE01/23/45/67** (Input Capture Edge Register) selectează ca intrare de captură semnalele de la LIN UART (5 canale posibile).

Diagrama de timp pentru o captură cu diferite fronturi active ale semnalelor de intrare este dată în figura 5.35:



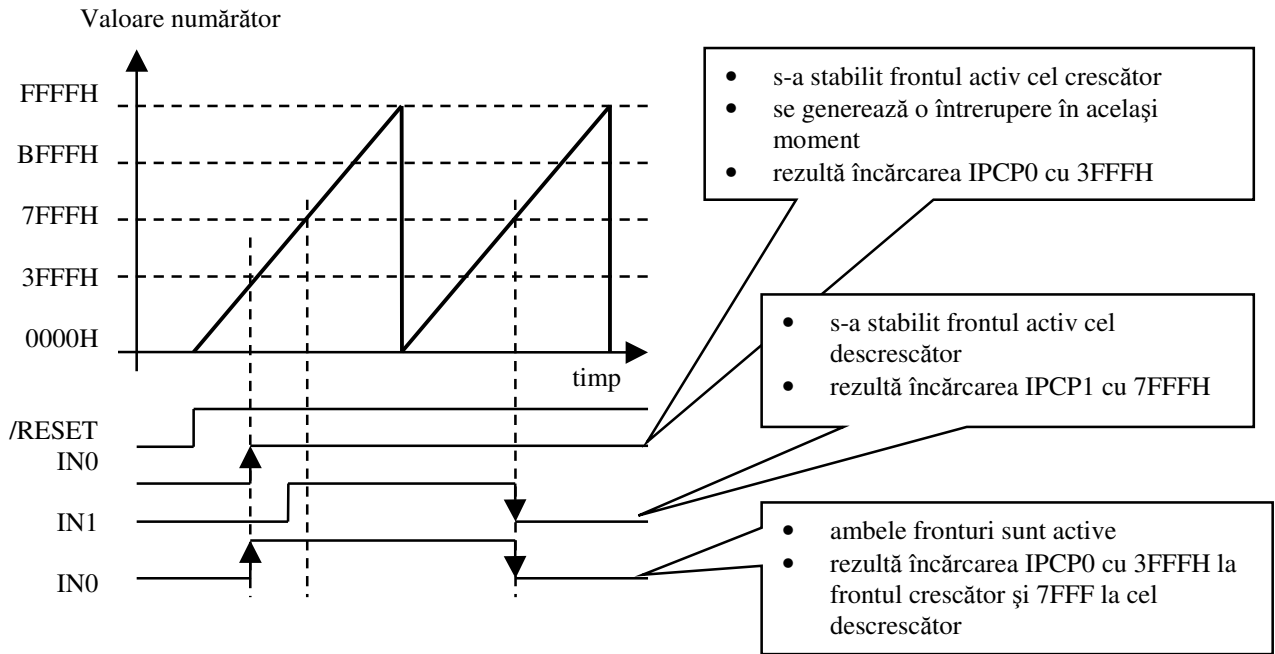


Figura 5.35: diagrame de timp pentru diferite capturi

#### 5.4.5. Timer cu reîncărcare

Timerul cu reîncărcare pe 16 biți constă într-un numărător înapoi pe 16 biți, un registru de reîncărcare de 16 biți, o linie de intrare TIN și o linie de ieșire TOT controlate de un registru de control. Tactul de intrare poate fi selectat între un tact extern sau 3 valori ale tactului intern. Ieșirea TOT schimbă valoarea logică la începutul și sfârșitul numărării. Intrarea TIN este folosită ca tact extern sau pentru numărarea evenimentelor externe.

Schema bloc a timerului este dată în figura 5.36:

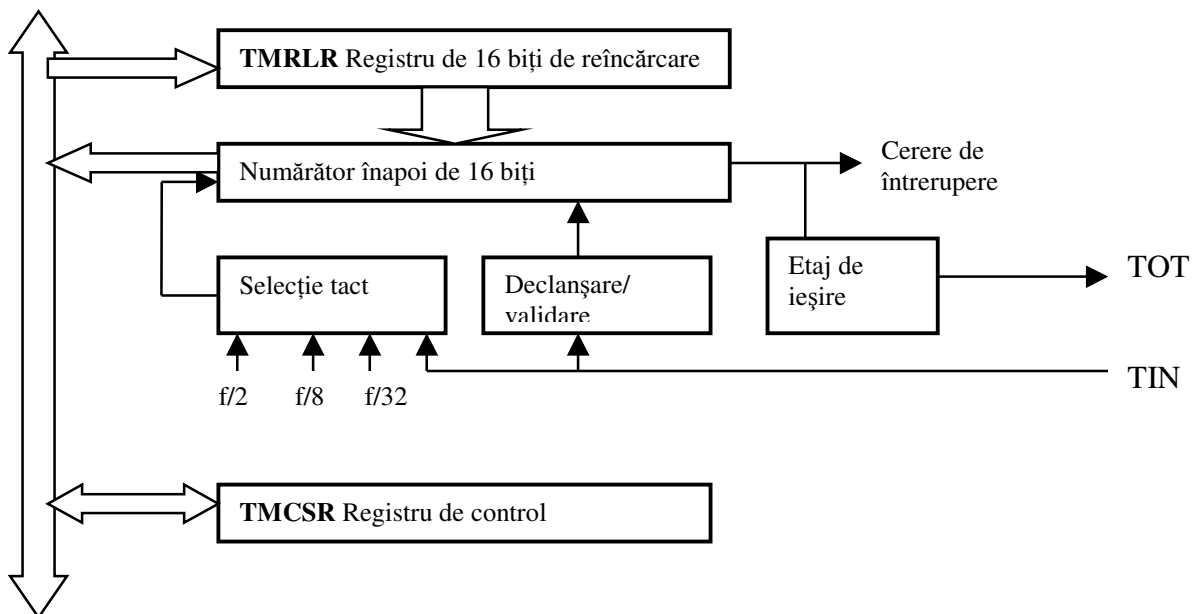


Figura 5.36: schema bloc a timerului cu reîncărcare

Modurile de lucru ale acestui timer sunt:

- Cu tact intern timerul poate lucra în mod “o singură numărare” când numără înapoi de la o anumită valoare până la 0 și se oprește sau în mod “reîncărcare” când reia numărarea. În aceste moduri începutul numărării poate fi declanșat soft prin poziționarea unui bit de comandă sau printr-un front de intrare la pinul TIN. Se poate selecta ca un nivel pe pinul TIN să valideze numărarea.
- Cu tact extern de la pinul TIN se numără tranzițiile de intrare

### Registrii timerului cu reîncărcare

**TMCSR** (Timer Control Status Register) cu 3 biți se alege tactul astfel: tact extern, tact intern divizat cu 2 (tact mașină), tact intern divizat cu 8 sau tact intern divizat cu 32. Cu tact intern intrarea TIN este intrare de declanșare. Un front activ pe TIN determină ca valoarea de încărcare să fie încărcată în numărător și să înceapă numărarea înapoi. Un alt mod de lucru cu tact intern este numărarea atât timp cât TIN are un anumit nivel logic. Funcționarea cu tact extern înseamnă numărarea evenimentelor externe de la pinul TIN (fronturi active). 3 biți stabilesc modul de lucru astfel:

În cazul selectării tactului intern

MOD2	MOD1	MOD0	Funcția pinului extern TIN	Front activ
0	0	0	-	-
0	0	1	declanșare	crescător
0	1	0	declanșare	descrescător
0	1	1	declanșare	ambele
1	x	0	validare numărare	nivel L
1	x	1	validare numărare	nivel H

În cazul selectării tactului extern

MOD1	MOD0	Funcția pinului extern TIN	Front activ
0	0	-	-
0	1	declanșare	crescător
1	0	declanșare	descrescător
1	1	declanșare	ambele

Un bit din TMCSR selectează pentru TOT funcția de pin de I/O de uz general sau ieșire timer. Un bit stabilește nivelul logic de ieșire inițial pentru TOT. Un bit (RELD) validează operarea cu reîncărcare. Cu reîncărcare timerul funcționează continuu, numărătorul ajunge la 0000H apoi trece la FFFFH. Un alt mod de lucru este “o singură numărare” în care timerul se oprește când ajunge la 0000H. Un bit poate cere întrerupere la depășire (UF Underflow) dacă întreruperile sunt validate cu un bit de validare. Un bit (CNTE) determină ca timerul să aștepte un semnal de declanșare. Un bit (TRG) determină o declanșare soft.

**TMR** (Timer Register) (se poate doar citi) stochează valoarea numărătorului pe 16 biți.

**TMRLR** (Timer Reload Register) (se poate doar scrie) conține valoarea de reîncărcare. Registrii TMR și TMRLR au aceeași adresă.

### Funcționarea cu tact intern și tact extern

Tactul mașină divizat cu 2, 8 sau 32 sau un tact extern de la pinul TIN poate fi selectat ca sursă de tact pentru numărătorul înapoi. Intrarea externă poate fi selectată cu funcția de declanșare sau cu funcția de validare numărare. Dacă este selectat tactul extern atunci TIN are funcția de numărare a evenimentelor externe, adică se numără tranzițiile valide ale semnalului de la pinul TIN. Prima operație este încărcarea registrului de reîncărcare TMRLR cu valoarea dorită, apoi se poziționează bitul CNTE

din TMCSR de așteptare a declanșării. În mod reîncărcare bitul TOT schimbă valoarea logică la fiecare depășire. În mod “o singură numărare” bitul TOT arată cu un anumit nivel cât durează numărarea. Valoarea inițială a liniei TOT se poate alege din TMCSR.

Două diagrame de timp arată procesul de numărare în ipoteza unui start soft comandat cu bitul TRG din TMCSR în mod reîncărcare și în mod “o singură numărare”, figura 5.37:

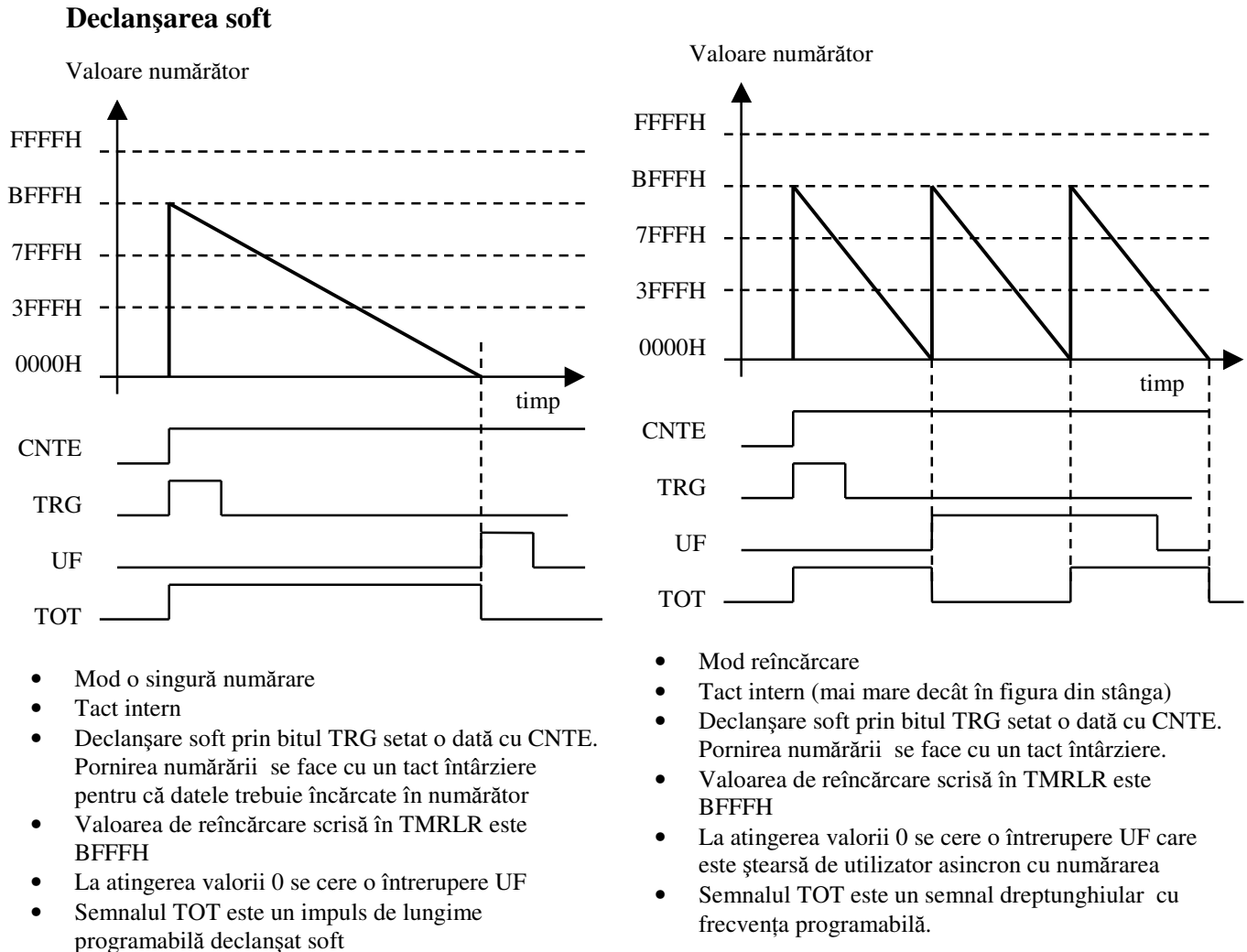
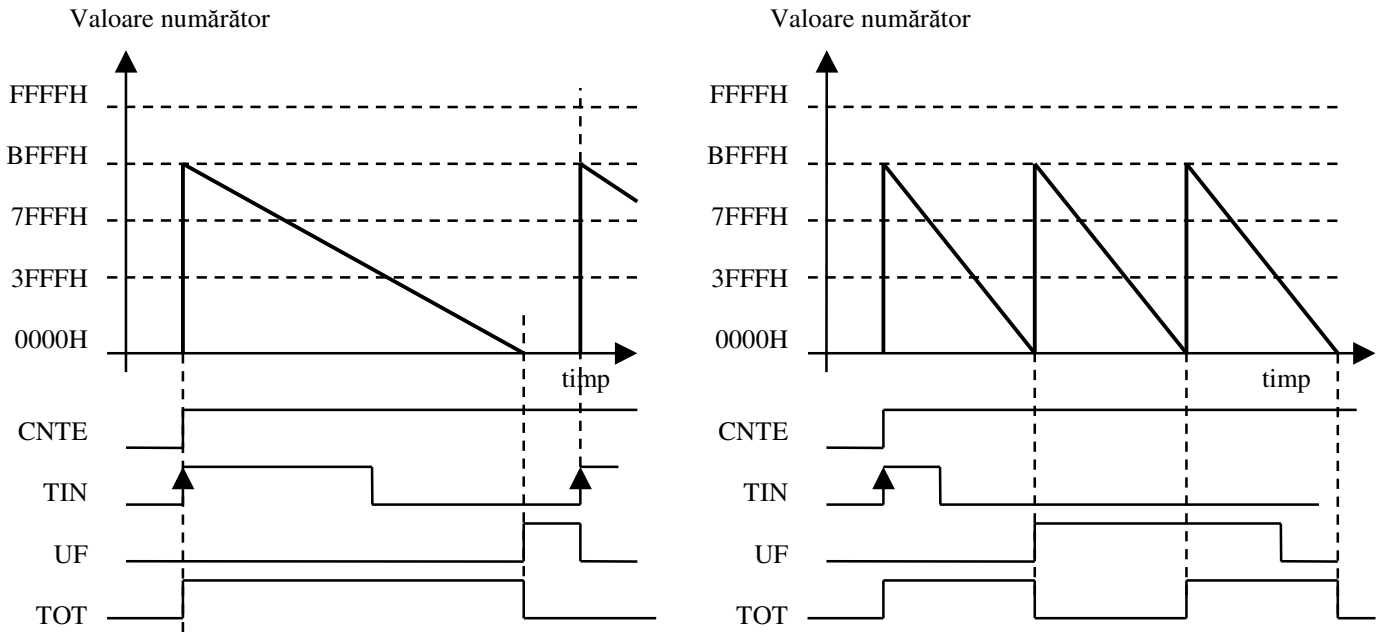


Figura 5.37: modul de lucru “o singură numărare” și cu reîncărcare

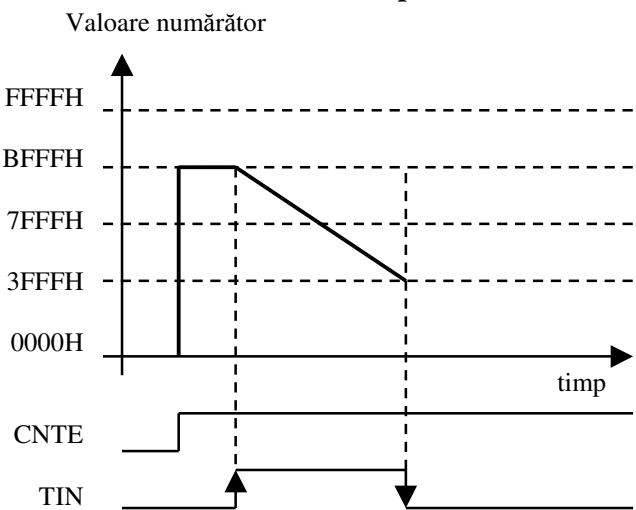
### Funcționarea declanșată de pinul TIN (figura 5.38)



- Mod o singură numărare
- Tact intern
- Declanșare prin pinul TIN, frontul crescător. Lungimea TIN trebuie să fie cel puțin  $2T$  ( $T$ =tactul mașină)
- Valoarea de reîncărcare scrisă în TMRLR este BFFFH
- La atingerea valorii 0 se cere o întrerupere UF
- Semnalul TOT este un impuls de lungime programabilă declanșat de frontul semnalului TIN (monostabil)

- Mod reîncărcare
- Tact intern (mai mare decât în figura din stânga)
- Declanșare prin pinul TIN
- Valoarea de reîncărcare scrisă în TMRLR este BFFFH
- La atingerea valorii 0 se cere o întrerupere UF care este ștearsă de utilizator asincron cu numărarea
- Semnalul TOT este un semnal dreptunghiular cu frecvența programabilă declanșat de pinul TIN.

### Validarea numărării cu pinul TIN



- Mod o singură numărare
- Tact intern
- Validarea numărării cu TIN=H
- Valoarea de reîncărcare scrisă în TMRLR este BFFFH
- La sfârșitul numărării determinate de căderea lui TIN în 0 se obține în numărător o valoare proporțională cu durata impulsului (3FFFH în acest caz).

Figura 5.38: funcționarea declanșată de un pin extern TIN și funcționarea validată de TIN

## Numărător de evenimente externe (figura 5.39)

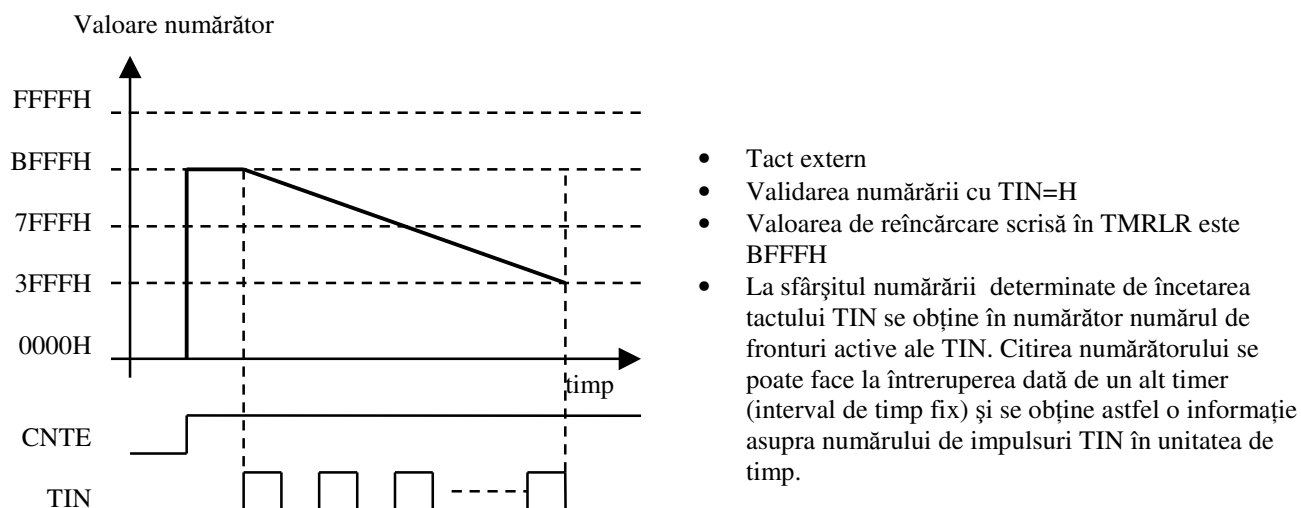


Figura 5.39: numărător de evenimente externe

### 5.4.6. Timere la alte familii

#### MB95xxxx

- Timerul de bază conține un numărator de 22 de biți (18 biți la MB90xxxx) și are ca tact tactul principal. Schema bloc, regiștrii și modul de funcționare sunt ca la MB90xxxx.
- Timerul de supraveghere (cu subtact) este mai complex decât cel descris la MB90xxxx, conține un circuit de prescalare și un timer.
- Timerul de I/O se numește timer compus și conține grupe de 2 numărătoare de 8 biți care pot fi folosite și ca numărator pe 16 biți. Timerul are 16 funcționalități dintre care: generarea de intervale de timp, canal PWM, măsurarea lățimii impulsului (PWC), captură de intrare etc.
- Timerul pe 16 biți cu reîncărcare și watchdog-ul sunt asemănătoare ca structură și funcționalitate cu cele de la MB90xxxx.

#### MB91360

- Timerul pe 16 biți cu reîncărcare funcționează ca și la MB90xxxx dar poate activa un transfer DMA. Schema bloc și regiștrii sunt la fel cu ce s-a descris anterior.
- Timerul de I/O este la fel cu cel descris la MB90xxxx din punct de vedere al funcționării, regiștrilor, schemei bloc și a pinilor de I/O.
- Conține un timer special U-Timer folosit pentru generarea ratei de Baud pentru interfața serială UART și a fost descris la UART.
- Un timer care joacă rolul timerului de bază și al timerului de supraveghere este ceasul de timp real, descris la unitatea centrală pe 32 de biți. Ceasul de timp real admite tactul principal sau subtactul sistemului, consumul fiind mai redus în cazul operării cu subtact.

## 5.5. Generator programabil de impulsuri PPG

### 5.5.1. Generator programabil de impulsuri PPG 8/16 biți

Această structură de PPG este implementată în MC pe 16 biți (MB90xxxx) și cu unele modificări în MC pe 8 biți (MB95xxxx). Structura descrisă este structura PPG de la MC pe 16 biți. Un modul PPG constă în 2 numărătoare înapoi de 8 biți, 4 regiștrii de reîncărcare de 8 biți, 2 linii de ieșire și 2 linii interne de cerere de întrerupere. MB90350 conține 8 module PPG identice.

Un modul PPG arată ca în figura 5.40:

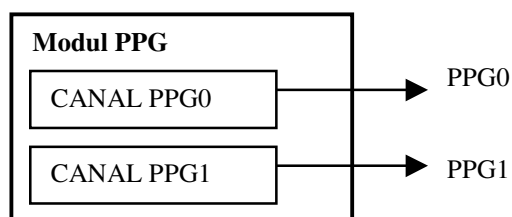


Figura 5.40: modulul PPG

Modurile posibile de lucru ale unui modul PPG 8/16 sunt:

- Mod PPG 8 biți care înseamnă 2 canale independente de 8 biți
- Mod PPG 16 biți care înseamnă un canal de 16 biți
- Mod PPG 8+8 biți care înseamnă un canal folosit ca circuit de prescalare și unul folosit ca PPG

Schema bloc a unui canal PPG este dată în figura 5.41:

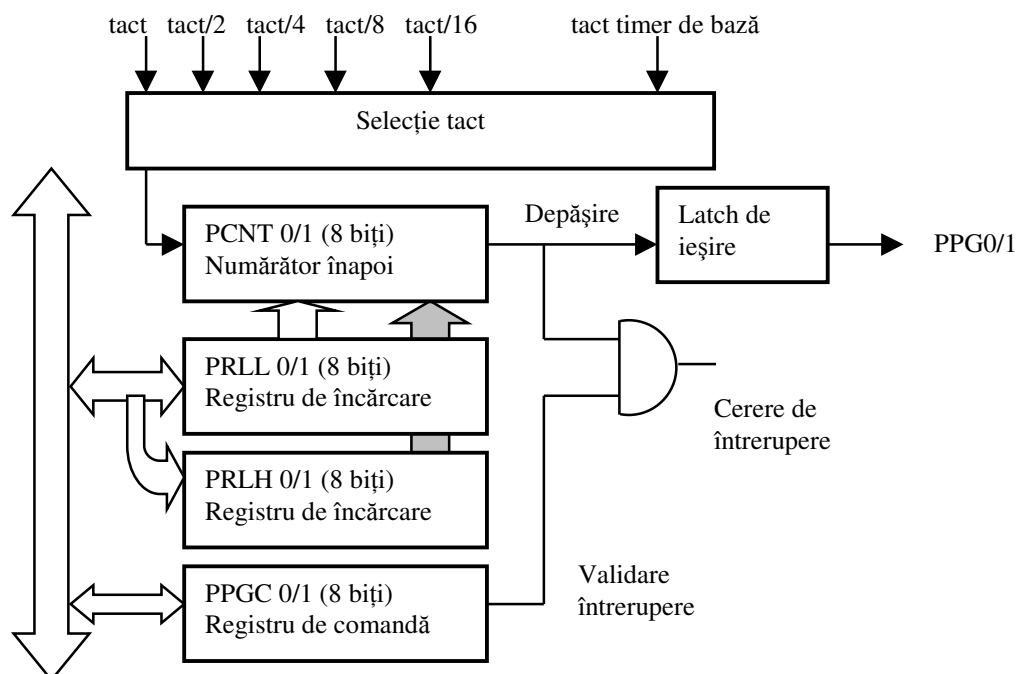


Figura 5.41: schema bloc a unui canal PPG

#### Regiștrii

**PPGC0** (PPG0 Operation Mode Control Register) comandă modul de lucru al canalului PPG0 cu 5 biți. Un bit (PEN0) validează numărătorul, un bit selectează pinul extern ca pin de I/O de uz

general sau ieșire PPG0, un bit validează cererea de întrerupere, un bit este setat de o depășire (UF) a numărătorului și poate fi folosit ca cerere de întrerupere.

**PPGC1** (PPG1 Operation Mode Control Register) comandă modul de lucru al canalului PPG1 cu 7 biți. Un bit (PEN1) validează numărătorul, un bit selectează pinul extern ca pin de I/O de uz general sau ieșire PPG1, un bit validează cererea de întrerupere, un bit este setat de o depășire (UF) a numărătorului și poate fi folosit ca cerere de întrerupere și 2 biți stabilesc modul de operare.

**PPG01** (PPG01 Clock Select Register) comandă tactul PPG. 3 biți stabilesc tactul pentru canalul PPG0 astfel: tact (este vorba despre tactul pentru interfețe), tact/2, tact/4, tact/8, tact/16 sau tactul de la timerul de bază. (62,5ns, 125ns, 250ns, 500ns, 1000ns sau 128μs la un tact de 16MHz). 3 biți stabilesc tactul pentru canalul PPG1 la fel ca cel pentru PPG0. Un bit poate schimba între ele ieșirile canalului PPG0 și PPG1.

**PRL**, **PRLH** (PPG Reload Register) de 8 biți stochează valoarea de reîncărcare pentru numărătoarele înapoi PCNT. Acești regiștrii se pot scrie sau citi. Ei pot fi încărcăți/ citiți pe rând sau deodată.

### Funcționarea PPG

Un modul PPG generează la ieșire un semnal dreptunghiular a cărui durată a stării Low este dată de valoarea încărcată în unul din regiștrii de reîncărcare și durata stării High este dată de valoarea încărcată în celălalt registru. Când numărătorul ajunge la 0 starea pinului de ieșire se modifică. Generarea impulsurilor (pornirea numărătoarelor) se realizează prin setarea bitului de validare numărător (PPG0 și PPG1) în regiștrii PPGC0 și PPGC1 și se poate opri prin resetarea aceluiași bit. În modul cu 2 canale independente numărătoarele pot fi pornite pe rând iar în modul cu un canal de 16 biți numărătoarele trebuie pornite simultan.

### Modul de lucru cu 2 canale PPG de 8 biți independente

O diagramă de semnal arată funcționarea unui canal, celălalt funcționând identic, figura 5.42:

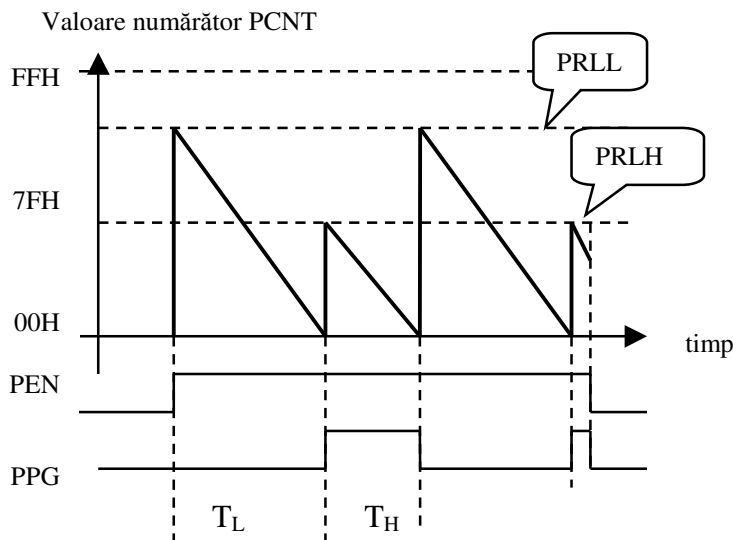


Figura 5.42: modul de lucru pentru un canal PPG

$T_L$  -perioada este dată de valoarea încărcată în PRL și se calculează cu relația:

$$T_L = T_x(PRL+1)$$

$T_H$  -perioada este dată de valoarea încărcată în PRLH

$$T_H = T_x(PRLH+1), \text{ unde } T \text{ este perioada tactului ales în PPG01}$$

### Mod de lucru cu un canal PPG de 16 biți (figura 5.43)

Regiștrii de reîncărcare sunt încărcate simultan pentru ambele numărătoare și ambele numărătoare sunt pornite simultan (prin scrierea cu o singură instrucțiune a PRL1 și PRL0). Ieșirile PPG0 și PPG1 sunt identice. Canalul 0 constituie partea mai puțin semnificativă.

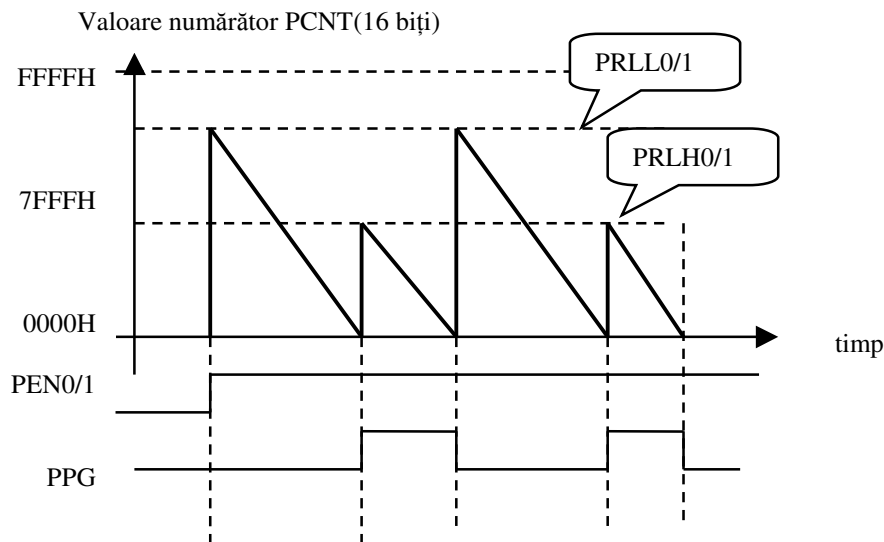


Figura 5.43: mod de lucru pe 16 biți

### Mod de lucru 8+8, prescalare pe 8 biți și PPG pe 8 biți (figura 5.44)

Canalul 1 devine circuit de prescalare și canalul 0 este canal PPG. După ce este pornit cu PEN1, canalul 1 numără înapoi ca un PPG generând la ieșire un semnal cu formă identică cu cea generată ca și canal independent PPG. Canalul 0 (după ce este pornit cu PEN0) numără înapoi cu tactul generat de canalul 1. Ieșirea PPG de la canalul 0 are o formă diferită de la ciclu la ciclu dacă canalul 1 are un factor de umplere diferit de 50%. Ca urmare, canalul 1 trebuie să genereze un semnal cu factor de umplere 50%.

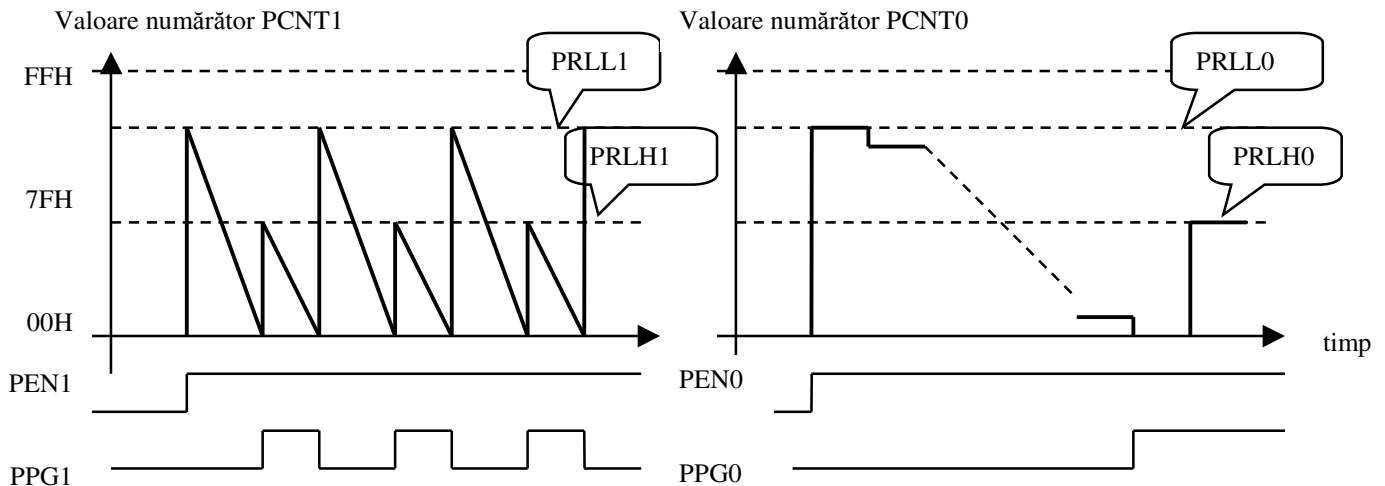


Figura 5.44: mod de lucru 8+8

### Observație

Canalele 0 și 1 au câteva diferențe constructive care le fac să funcționeze împreună:

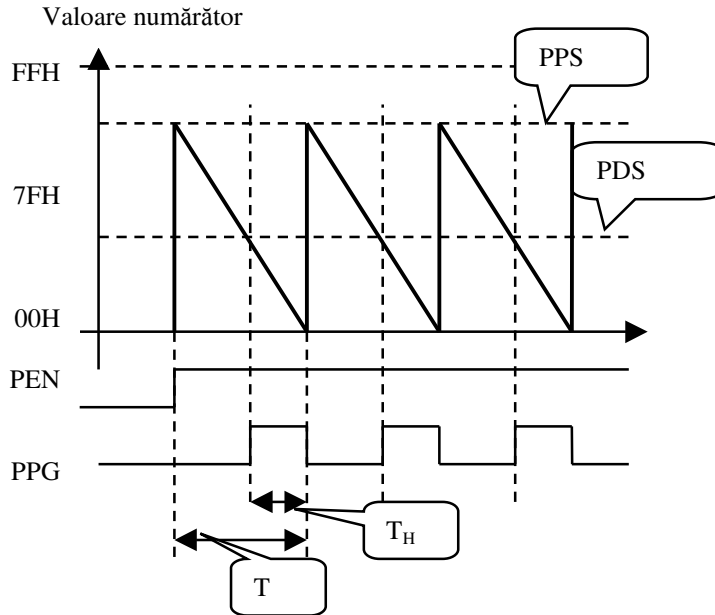
- În mod un canal de 16 biți depășirea generată de canalul 0 constituie tact pentru canalul



- În mod 8+8 biți ieșirea PPG de la canalul 1 constituie tact pentru canalul 0.

### PPG 8/16 biți la familia MB95xxxx (figura 5.45)

Funcționarea, modurile de lucru și regiștrii de programare sunt asemănătoare cu ceea ce s-a descris anterior. O diferență o constituie regiștrii de reîncărcare care se numesc registru de perioadă PPS și registru de durată PDS și numărarea are loc ca în figură:



Perioada T este dată de valoarea încărcată în PPS iar durata de menținere a nivelului H este dată de PDS.

Numărătorul este încărcat cu valoarea din PPS și numără înapoi. La egalitatea între valoarea din numărător și registru PDS starea ieșirii PPG se schimbă. La depășire numărătorul este reîncărcat cu valoarea din PPS.

Figura 5.45: PPG la familia MB95xxxx

### 5.5.2. Generator programabil de impulsuri PPG 16 biți

Acest bloc, numit și timer PPG poate genera o ieșire PWM (Pulse Width Modulation) sau un singur impuls de ieșire, perioada și factorul de umplere putând fi programate. Circuitul poate genera întreruperi la declanșarea semnalului dreptunghiular sau la un front activ al formei de undă de ieșire. Timerul PPG este integrat în MC pe 8 biți din familia MB95xxxx și în unele MC pe 32 de biți, cum ar fi de exemplu MB91230. Această descriere se bazează pe structura timerului PPG de la familia MB95xxxx.

#### Regiștrii timerului PPG

**PCCRH/L** (PPG Down Counter Register) sunt 2 regiștrii de câte 8 biți în care se citește valoarea numărătorului înapoi.

**PCSRH/L** (PPG Period Setting Register) stochează o valoare care determină perioada semnalului generat.

**PDUTH/L** (PPG Duty Setting Register) stochează o valoare care determină durata părții active a semnalului. Dacă registru de perioadă și de durată activă sunt încărcate cu aceeași valoare ieșirea este 0 la polaritate normală și 1 la polaritate inversată.

**PCNTH/L** (PPG Status Control Register). PCNTH conține: un bit maschează ieșirea PPG indiferent de modul de lucru. 3 biți selectează tactul. Sunt posibile 6 variante de tact din tactul mașină (divizat cu 1, 2, 4, 8, 16 sau 32) și 2 variante de tact de la timerul de bază (divizat cu  $2^7$  sau  $2^8$ ). Tactul este generat de modulul de prescalare care va fi descris ulterior. Un bit validează posibilitatea de redeclanșare în timpul operării, un bit selectează modul de lucru (mod PWM sau un impuls singular), un bit declanșează startul, un bit validează operarea modulului PPG. PCNTL conține: un bit selectează polaritatea, un bit validează ieșirea, Un bit este setat când apare o cerere de întrerupere, un bit validează

cererile de întrerupere, 2 biți selectează frontul de declanșare pentru semnalul de la pinul extern TRG, un bit selectează întreruperea astfel:

- De la declanșarea soft sau de la intrarea TRG
- Depășire numărător
- Front crescător al ieșirii PPG la polaritate normală sau descrescător la polaritate inversată
- Front descrescător al ieșirii PPG la polaritate normală sau crescător la polaritate inversată

Schema bloc a timerului PPG este dată în figura 5.46:

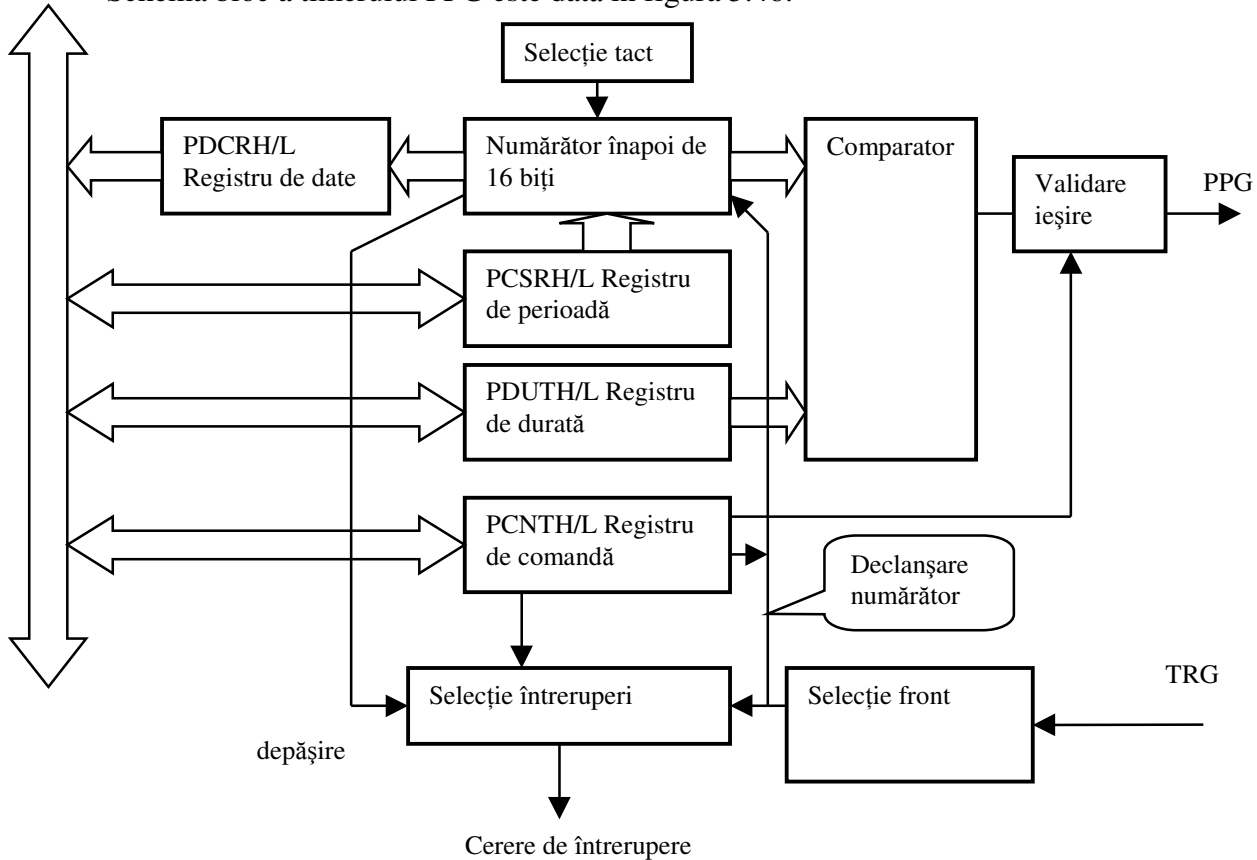


Figura 5.46: schema bloc a timerului PPG

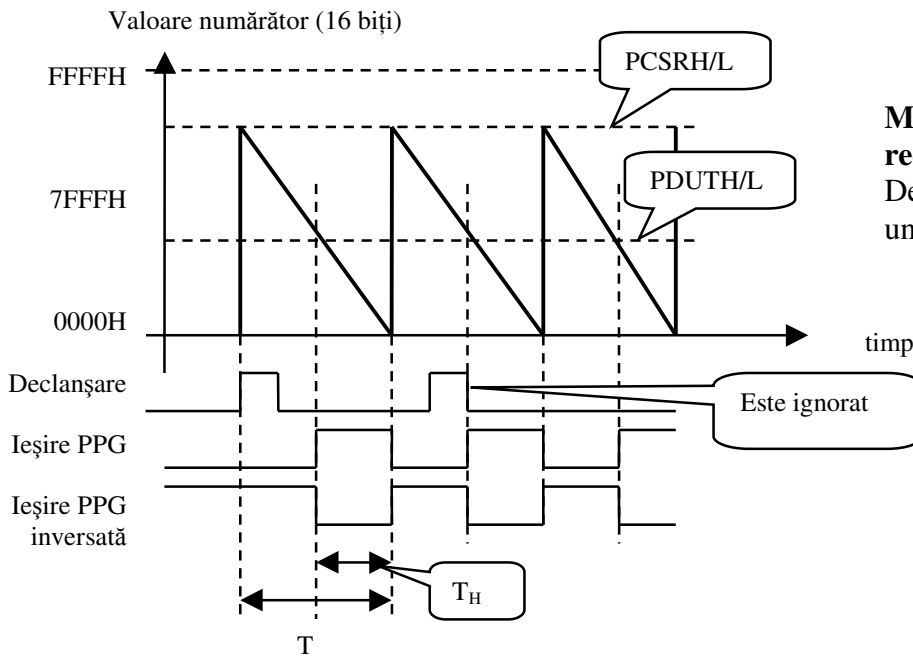
### Funcționare

În mod PWM se încarcă perioada dorită în PCSRH/L și numărătorul pe 16 biți numără înapoi după primirea unei comenzi de declanșare soft sau de la pinul extern. La terminarea numărării valoarea din PCSRH/L se reîncarcă în numărător și numărătoarea continuă. Starea ieșirii PPG este inițial 0 iar în momentul egalității între valoarea din numărător cu cea din regiștrii PDUTH/L (de durată activă) ieșirea trece în 1. Un bit de inversare a polarității în PCNTL poate schimba valorile logice ale ieșirii astfel încât ieșirea să stea inițial în 1 și să comute în 0 la egalitate. Dacă redeclanșarea este invalidată un al doilea impuls de declanșare este ignorat, iar dacă redeclanșarea este validată, la următorul impuls de declanșare numărătorul se reîncarcă cu valoarea din PCSRH/L. În mod impuls se generează un singur impuls cu durata stabilită de PDUTH/L și perioada de PCSRH/L.

Câteva diagrame de timp arată funcționarea PPG în mod PWM cu invalidarea declanșării (cu un bit de comandă în PNTCH), și cu validarea redeclanșării, apoi în mod impuls singular cu validarea și invalidarea redeclanșării, figura 5.47. Perioadele de timp sunt:

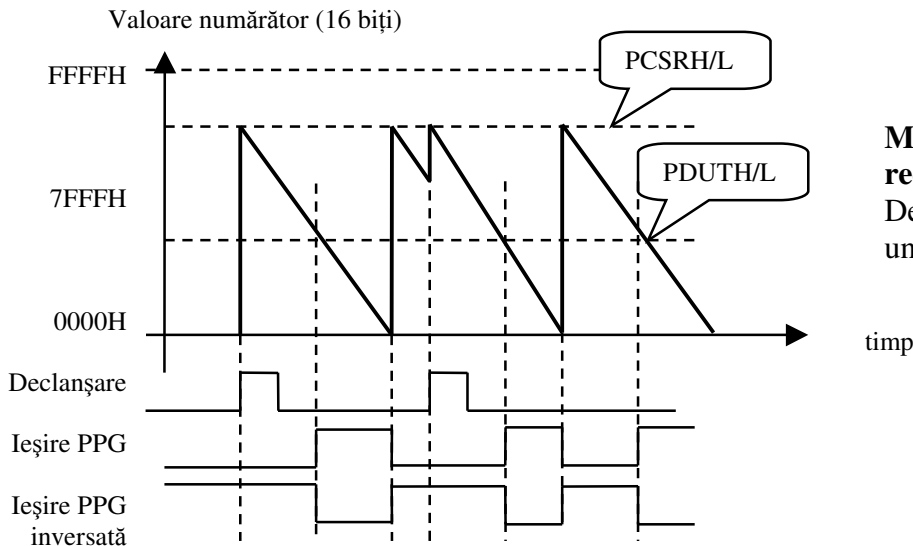
$$T = \text{PCSRH/L} \times \text{TACT}$$

$$T_H = \text{PDUTH/L} \times \text{TACT}$$



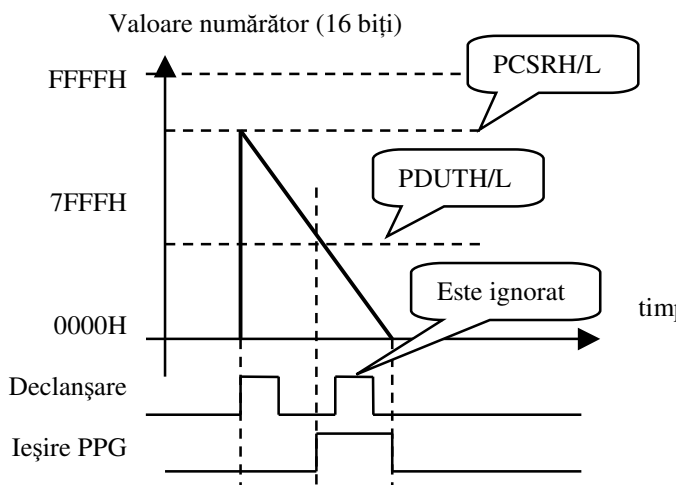
### Mod PWM cu invalidarea redeclanșării.

Declanșarea se face soft cu un bit din PCNTH.

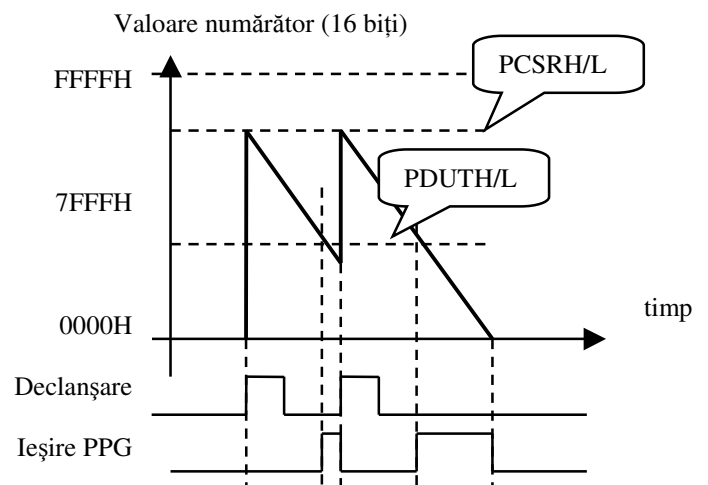


### Mod PWM cu validarea redeclanșării.

Declanșarea se face soft cu un bit din PCNTH.



### Mod impuls singular cu invalidarea redeclanșării



### Mod impuls singular cu validarea redeclanșării

Figura 5.47: funcționarea timerului PPG în diferite moduri

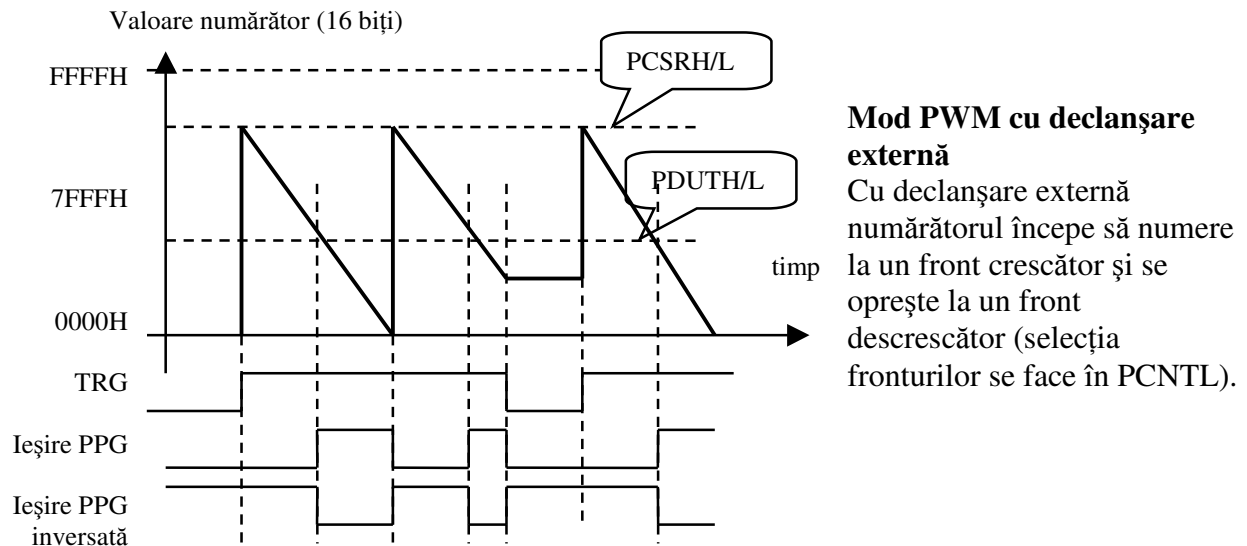


Figura 5.47 (continuare): funcționarea timerului PPG în diferite moduri

### Circuit de prescalare la MB95xxxx (figura 5.48)

Acest circuit generează tact pentru mai multe resurse interne ale MC utilizând tactul mașină (folosit și de CPU) și tactul de la timerul de bază. Circuitul de prescalare nu are regiștrii de control pentru că selecția tactului se face în fiecare interfață internă care folosește acest tact. Cu acest circuit se generează tact pentru:

- Convertorul A/D
- Generatorul de rată de Baud
- Timer PPG
- Timer 8/16 biți
- Timer cu reîncărcare

Schema bloc a circuitului de prescalare este dată în figura 5.48:

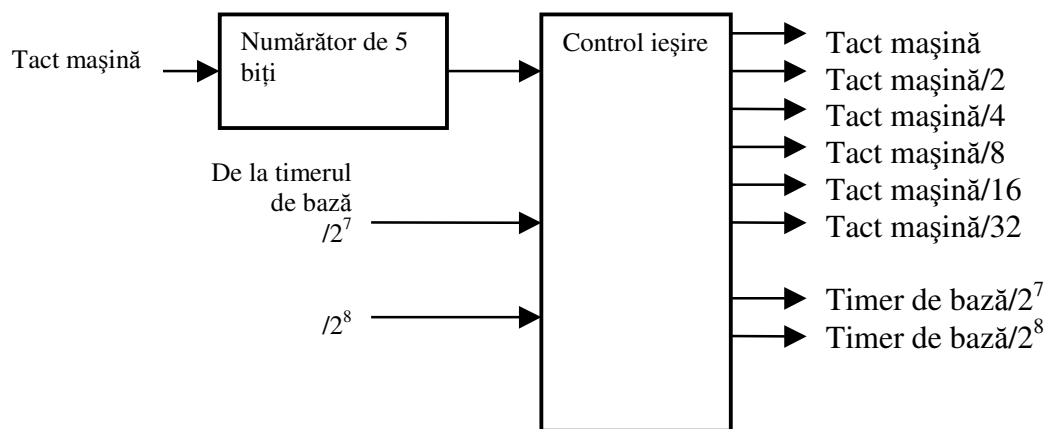


Figura 5.48: schema bloc a circuitului de prescalare la familia MB95xxxx

Gama de tact (la un tact principal de 10MHz) este 5MHz, 2,5MHz, 1,25MHz, 625kHz, 312,5kHz, 78kHz, 39kHz.