

4. Interfețe paralele



Cuprins

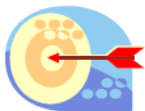
Cuprins modul

- 4.1. Interfețe paralele neprogramabile
- 4.2. Interfața paralelă programabilă
- 4.3. Protocoale de transfer
- 4.4. Programarea circuitului de interfață paralelă
- 4.5. Exemplu de implementare



Introducere

După prezentarea modurilor de transfer, acest modul prezintă interfețele paralele într-o viziune practică, prin exemple. Sunt prezentate două exemple de interfețe paralele neprogramabile tipice și o interfață programabilă. Pentru interfața programabilă sunt descrise modurile de lucru și procedura de programare. Un exemplu de rezolvare a unei probleme de implementare a unei aplicații cu interfața programabilă asigură o mai bună înțelegere a acestui modul.



Obiective

După parcurgerea acestui modul studenții vor ști să aleagă interfața paralelă potrivită unei implementări. Dacă este nevoie de o interfață programabilă vor ști să o programeze conform cu protocolul solicitat de aplicație.

Obiective specifice:

1. Învățarea noțiunii de protocol cu aplicare la transferul de date prin interfețe
2. Învățarea programării la nivel de bit a interfețelor paralele
3. Cunoașterea unor tipuri de interfețe paralele ca structură, protocol și interfețe tipice



Durata medie de studiu individual

Durata medie de studiu individual este de 2 ore.

4.1. Interfețe paralele neprogramabile

Interfețele paralele pot fi programabile sau neprogramabile. O altă clasificare împarte interfețele paralele în interfețe unidireționale și bidireționale. Rolul interfețelor paralele este ca să extindă numărul de linii de transfer paralel de date sau să introducă un protocol pentru gestionarea unui transfer de date.

A. Interfața neprogramabilă unidirețională pe 8 biți

Schema bloc a unei astfel de interfețe (Intel 8282) este dată în figura 4.1:

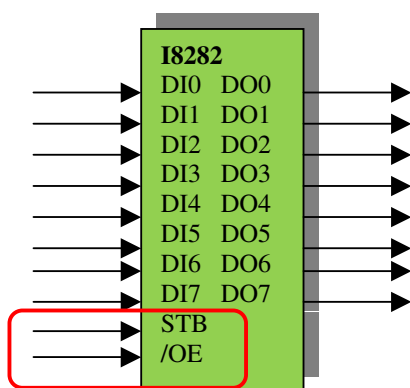


Figura 4.1. Interfața paralelă neprogramabilă unidirețională

Circuitul este un buffer pe 8 biți cu ieșiri cu trei stări. Dacă STB (Strobe) este logic 1 ieșirile urmăresc nivelul logic al intrărilor. Pe frontul negativ al semnalului STB datele de intrare sunt memorate în circuit. Semnalul /OE (Output Enable) /OE logic 1 face ca ieșirile să treacă în înaltă impedanță. La trecerea lui /OE din unu în zero datele se pierd din buffer. Există astfel de circuite care au un inversor inserat pe fiecare linie. Principala utilizare a acestor circuite este pentru liniile de adresă, înscrierea în buffer fiind asigurată de semnalul ALE. Sunt marcate într-un chenar roșu semnalele care adaugă un protocol simplu de transfer.

B. Interfața neprogramabilă bidirețională pe 8 biți

Schema bloc a unei astfel de interfețe (Intel 8286) este dată în figura 4.2.

Circuitul are ieșiri cu trei stări și se utilizează mai ales la transferul pe magistrala de date, fiind bidirețional. Intrarea T stabilește sensul de transfer al datelor, pe nivel sensul este de la A la B iar pe nivel zero de la B la A. Dacă /OE este 1 liniile din A și B trec în înaltă impedanță. Sunt marcate într-un chenar roșu semnalele care adaugă un protocol simplu de transfer.

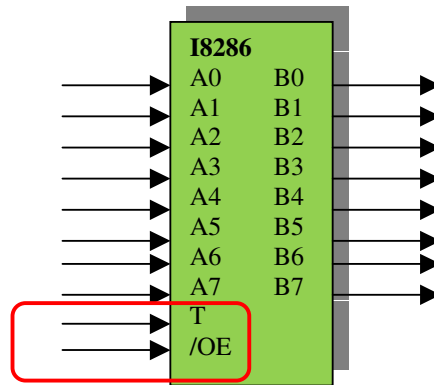


Figura 4.2. Interfața paralelă neprogramabilă bidirecțională

4.2. Interfața paralelă programabilă

Circuitul tipic pentru această categorie este circuitul Intel 8255 care a fost realizat pentru prima oară pentru microprocesorul Intel 8085, dar a fost preluat la microprocesoarele pe 16 biți (Intel 80286) și utilizat la primele PC-uri. Circuitul a fost foarte reușit și ca urmare a fost preluat și de alți producători pentru microprocesoarele proprii, cum a fost de exemplu Motorola pentru familia 6800, numind interfața Motorola 6820 PIA (Peripheral Interface Adapter).

Schema bloc a circuitului este dată în figura 4.3:

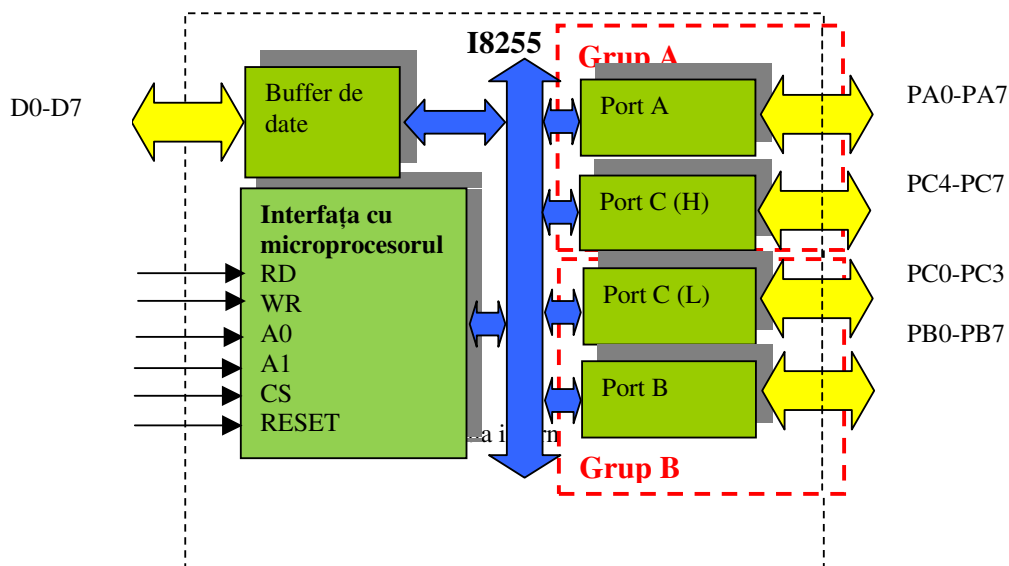


Figura 4.3. Schema bloc a circuitului interfață paralelă programabilă INTEL 8255

Semnalele de interfață cu microprocesorul sau microcontrollerul gazdă au următoarea semnificație:

- RD se execută cu ciclul de citire de la un port sau de la memorie. Circuitul se poate mapa în zona de memorie sau I/O, dar este firesc ca el să fie mapat în zona de I/O. Astfel, la acest pin se conectează semnalul de magistrală IOR;
- WR se execută cu ciclul de scriere la un port sau în memorie. La acest pin se conectează semnalul de magistrală IOW;
- A0 este o linie care împreună cu A1 selectează registrele interne ale interfeței paralele. Se conectează de regulă la linia cel mai puțin semnificativă de adresă;
- A1 este o linie care împreună cu A0 selectează registrele interne ale interfeței paralele. Se conectează de regulă la linia de adresă A1 (A0 este cel mai puțin semnificativ);
- RESET este o linie care comandă inițializarea circuitului prin ștergerea informației din toate registrele;
- CS este o linie care selectează circuitul. Formării acestui semnal I se dedică un modul de studiu ulterior;
- D0-D7 magistrala de date a gazdei, 8 linii bidirecționale;
- PA0-PA7 8 linii bidirecționale care formează portul A;
- PC4-PC7 4 linii bidirecționale, partea mai semnificativă (H) a portului C care pot fi folosite independent sau ca și semnale de protocol pentru portul A. Aceste linii formează împreună cu portul A grupul A;
- PC0-PC3 4 linii bidirecționale, partea mai puțin semnificativă (L) a portului C care pot fi folosite independent sau ca și semnale de protocol pentru portul B. Aceste linii formează împreună cu portul B grupul B;
- PB0-PB7 8 linii bidirecționale care formează portul B.

În funcție de liniile de adresă A0 și A1, dacă CS este activ, se selectează porturile conform tabelului următor:

A1	A0	Registru
0	0	portA
0	1	port B
1	0	port C
1	1	registru de comandă

Modurile de lucru ale interfeței sunt:

1. Modul 0 este modul de bază de intrare / ieșire, asigură funcționarea porturilor A și B ca porturi de 8 biți. Portul C cu cele două părți ale lui de 4 biți are posibilitatea de poziționare individuală a fiecărei linii pe zero sau unu. Porturile pot fi programate ca ieșiri sau intrări și mențin sensul programat până la o nouă programare.
2. Modul 1 este un mod de lucru cu posibilitatea de implementare a unui protocol de transfer. Se pot folosi două grupuri, grupul A și grupul B formate din porturile A și B ca porturi de date, asistate de semnale de comandă din portul C. Porturile de date A și B pot fi programate ca ieșiri sau intrări și mențin sensul programat până la o nouă programare. Se poate folosi unul dintre porturile A sau B în mod 0 și celălalt în mod 1.
3. Modul 2 este un mod în care portul A este folosit ca port de date bidirecțional, asistat de toate liniile portului C. Portul B poate fi folosit în acest caz doar în modul 0.

4.3. Protocoale de transfer

A. Protocolul de transfer în mod 1

Pentru a ilustra protocoalele de transfer paralel sunt prezentate trei variante, una pentru transferul unidirecțional de intrare, una pentru transferul unidirecțional de ieșire și una pentru transferul bidirecțional. Modurile de transfer prezentate sunt cele de la circuitul interfață programabilă I8255 descris anterior și sunt tipice pentru transferul paralel al datelor.

A1. Transferul unidirecțional de intrare

Schema bloc de conectare a unui Echipament Periferic (EP) la portul A este dată în figura 4.4.

Semnalele de protocol din portul C sunt generate automat de circuitul I8255 iar semnalele de stare pot fi citite de procesorul gazdă. Semnalele de protocol au următoarea semnificație:

STBA (Strobe A) este un strob de intrare pe poziția liniei PC4. Cu acest semnal EP încarcă datele puse pe liniile de date în portul de date A.

IBFA (Input Buffer Full A) este o linie de stare pe poziția liniei PC5 care arată că datele au fost încărcate în bufferul portului A. Acest semnal este activat de semnalul de STBA de la EP și este dezactivat când procesorul citește datele (când apare un RD active).

Semnalul IBFA poate fi folosit de procesor care este informat că datele sunt în portul A sau de EP ca o confirmare a primirii datelor.

INTRA (Interrupt Request A) este o cerere de întrerupere către microprocesor pe poziția liniei PC3, activată când datele sunt în portul A. Cererea este activată de semnalul STBA și dezactivată de semnalul RD. Cererea este validată de un bistabil intern comandat de **INTEA** (Interrupt Enable A), semnal de validare întreruperi pe poziția PC4.

Liniile PC6 și PC7 pot fi utilizate de către proiectant pentru a implementa operații suplimentare de protocol. Dacă aceste operații nu sunt necesare, se pot folosi liniile ca linii de semnalizare a operațiilor în curs (cum este de exemplu LED-ul care indică transferul cu hard discul pe panoul frontal al unui PC).

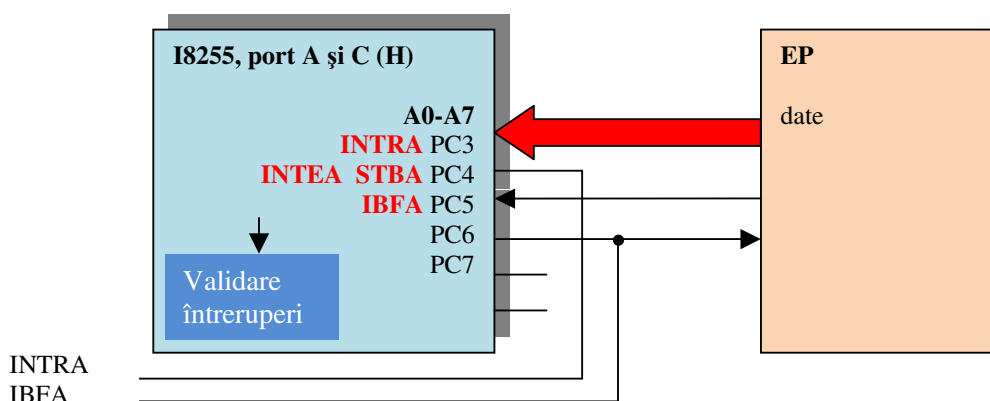


Figura 4.4. Protocolul de citire date

Corespunzător portului B semnalele sunt: INTEB (PC2), STBB (PC2), IBFB (PC1), INTRB (PC0).

A2. Transferul unidirecțional de ieșire

Protocolul de scriere date este ilustrat în figura 4.5. Semnalele de protocol sunt:

OBFA (Output Buffer Full A) pe poziția liniei PC7 semnalează că registrul de ieșire este plin și datele pot fi preluate de EP. Semnalul este activat de scrierea datelor în I8255 de către procesor, lucru indicat de semnalul de magistrală WR și este dezactivat de preluarea datelor de către EP, semnalizată cu semnalul ACKA. Semnalul OBFA poate fi folosit de procesor care este informat că datele au fost preluate de EP sau de EP care este informat că datele sunt în portul A și pot fi citite.

ACKA (Acknowledge A) este un semnal pe poziția liniei PC6 care confirmă că datele au fost acceptate de EP.

INTRA (Interrupt Request A) este o cerere de întrerupere către microprocesor pe poziția liniei PC3, activată când datele au fost preluate de EP. Cererea de întrerupere este activată de semnalul ACKA și dezactivată de WR. Cererea este validată de un bistabil intern comandat de **INTEA** (Interrupt Enable A), semnal de validare întreruperi pe poziția PC6.

Linii PC4 și PC5 pot fi utilizate de către proiectant pentru a implementa operații suplimentare de protocol.

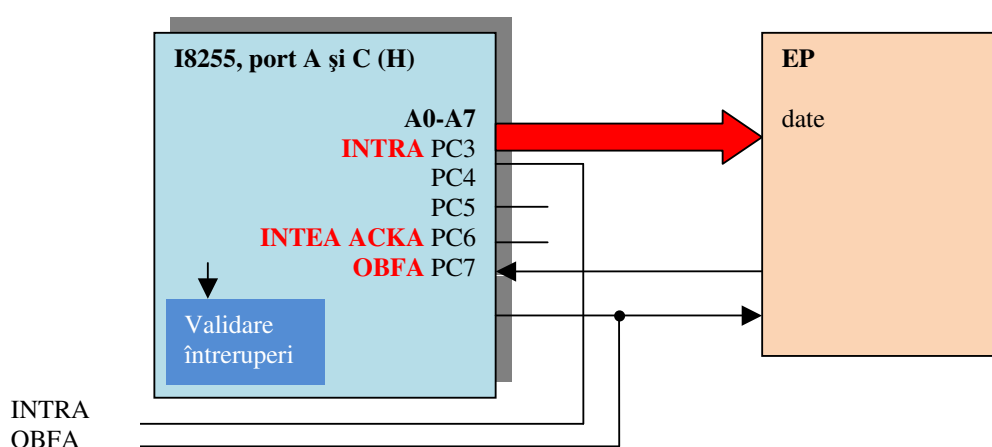


Figura 4.5. Protocolul de scriere date

Corespunzător portului B semnalele sunt: INTEB (PC2), OBFB (PC1), ACKB (PC2), INTRB (PC0).

A3. Transferul bidirecțional în modul 2 de funcționare

Acest mod de transfer poate fi realizat în modul 2 de funcționare al interfeței în care transferul are loc cu portul A asistat de semnale de protocol din portul C. Semnalele de protocol sunt date în figura 4.6. și sunt următoarele:

INTRA (PC3) cerere de întrerupere, generată la operațiile de intrare și ieșire. Întreruperile generate de o operație de ieșire sunt validate de **INTE1** (PC6) iar cele generate de o operație de intrare de **INTE2** (PC4)

OBFA (PC7) generată în cadrul unei operații de ieșire

ACKA (PC6) generată în cadrul unei operații de ieșire

STBA (PC4) generată în cadrul unei operații de intrare

IBFA (PC5) generată în cadrul unei operații de intrare

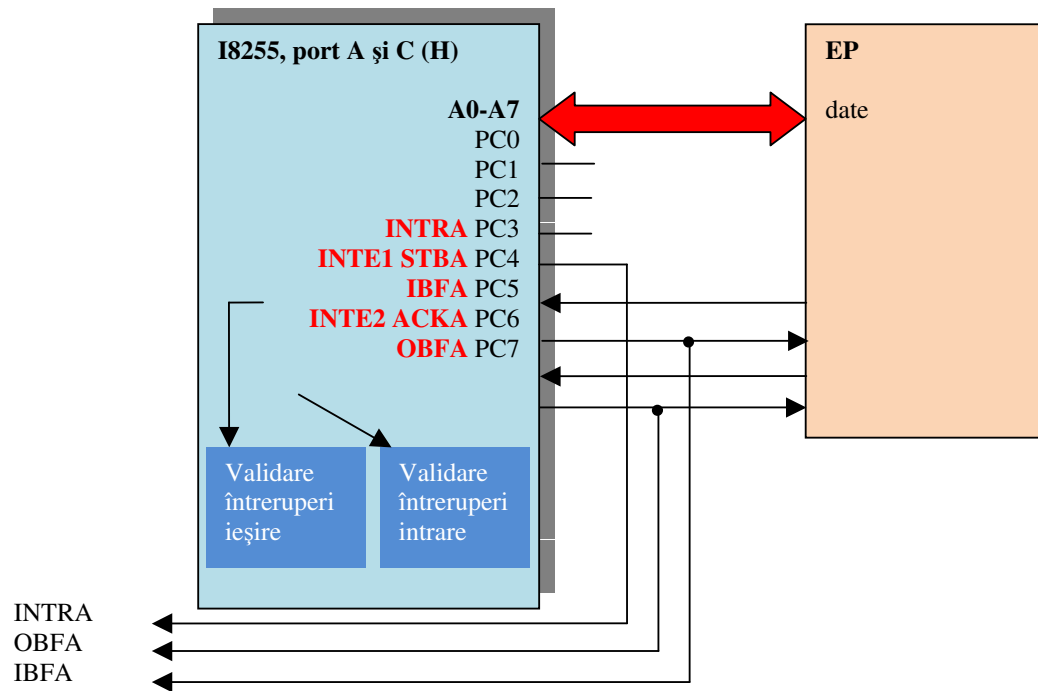


Figura 4.6. Protocolul bidirecțional

4.4. Programarea circuitului de interfață paralelă

Înainte de începerea unui transfer de date circuitul de interfață paralelă trebuie programat. Pentru aceasta, în primul rând se trimite un cuvânt care comandă modul de lucru în registrul de comandă. Structura acestui cuvânt este următoarea:

D7 (MSBit)=1

D6	D5	mod grup A
0	0	grup A mod 0
0	1	grup A mod 1
1	x	grup A mod 2

D4=0 A port de ieșire, D4=1 A port de intrare

D3=0 PC4-PC7 ieșiri, D3=1 PC4-PC7 intrări

D2=0 mod 0 pentru grup B, D2=1 mod 1 pentru grup B

D1=0 B port de ieșire, D1=1 B port de intrare

D0=0 PC0-PC3 ieșiri, D0=1PC0-PC3 intrări

Un al doilea cuvânt de comandă se poate trimite în registrul de comandă. Dacă s-au selectat modurile 1 sau 2 de lucru este necesar să fie accesibil fiecare bit al portului C pentru poziționare individuală. Structura cuvântului de poziționare a unui bit în portul C este următoarea:

D7=0, D6=x, D5=x, D4=x

D3, D2, D1 reprezintă prin decodificare adresa bitului în octet

D0 reprezintă valoarea cu care se înscrie bitul selectat.

Starea circuitului interfață paralelă în modurile 1 și 2 de lucru poate fi determinată prin citirea portului C, astfel:

Bit	Mod 1 starea port A intrare	Mod 1 starea port A ieșire
D7	I/O	OBFA
D6	I/O	ACKA
D5	IBFA	I/O
D4	STBA	I/O
D3	INTRA	INTRA

Bit	Mod 1 starea port B intrare	Mod 1 starea port B ieșire
D2	STBB	ACKB
D1	IBFB	OBFB
D0	INTRB	INTRB

Bit	Mod 2 starea port A
D7	OBFA
D6	INTE1
D5	IBFA
D4	INTE2
D3	INTRA



La examinarea de final de curs este nevoie ca studenții să memoreze poziția fiecărui semnal de protocol?



Nu, desigur. Întrebarea de la test va fi asociată cu un text care va conține toate datele necesare rezolvării.

4.5.Exemplu de implementare

Se propune realizarea unei interfețe paralele cuplată pe o magistrală de microprocesor compatibil x86 de 8 biți de date și 16 biți de adresă. În portul A se conectează 8 LED-uri iar în portul B 4 întrerupătoare. Se cere realizarea schemei bloc și a unui program în limbaj de asamblare care să afișeze pe LED-uri starea întrerupătoarelor.

Schema bloc a interfeței este dată în figura 4.7.

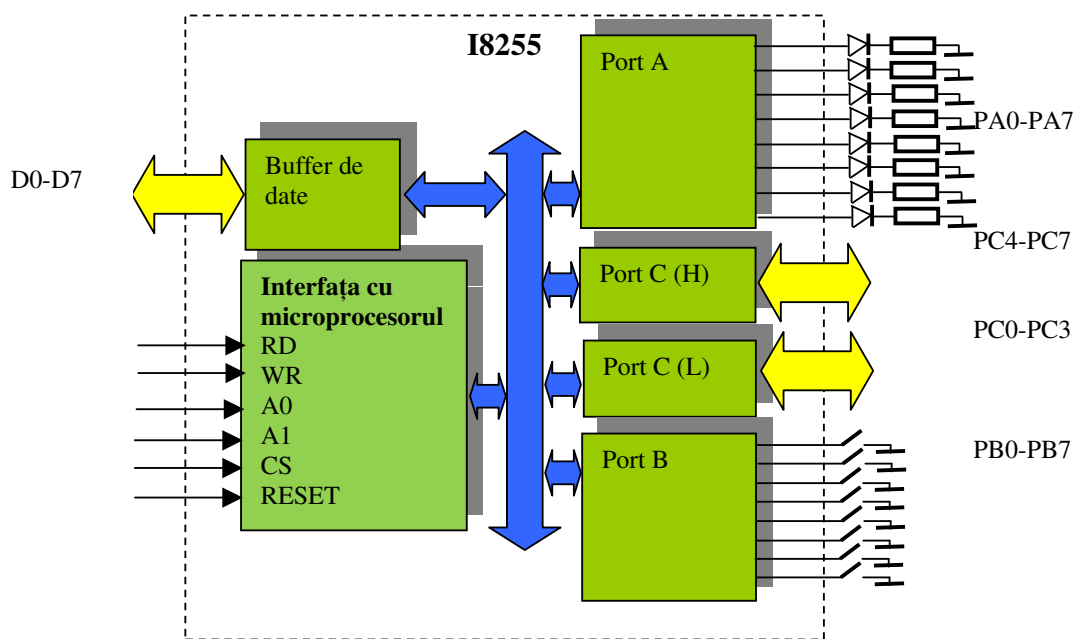


Figura 4.7. Schema electrică a interfeței cu întrerupătoare și LED-uri

Se alege modul 0 de lucru a interfeței, acesta fiind cel mai simplu mod în care se poate rezolva problema. Se programează interfața paralelă apoi se citește portul B și ceea ce s-a citit se trimite la portul A pentru a aprinde LED-urile. În această variantă închiderea unui întrerupător determină ca nivelul citit să fie zero, prin urmare se va afișa pe linia corespunzătoare a portului A cu un LED stins. Un întrerupător neapăsat va însemna un LED aprins.

Pentru programare portul A trebuie să fie de ieșire, portul B de intrare, iar portul C indiferent. Secvența de programare va fi:

```
MOV DX,0003
MOV AL, 82H
OUT DX,AL
```

Secvența de citire întrerupătoare și afișare pe LED-uri va fi:

```
Start  MOV DX,0001  
      IN AL,DX  
      MOV DX,0000  
      OUT DX,AL  
      JMP start
```



Se poate proiecta o aplicație cu datele furnizate de acest modul de învățare?



Nu, pentru că modulul este didactic și nu conține detalii privind variația în timp a semnalelor, valorile lor logice în care semnalele sunt active, etc. Pentru proiectare este nevoie de consultarea foilor de catalog.



Rezumat

Acest modul prezintă interfețele paralele neprogramabile și programabile prin exemple. Este analizată detaliat o interfață paralelă programabilă și protocoalele de transfer de date care pot fi implementate cu o asemenea interfață. Este descris modul de programare pentru această interfață astfel ca să poată fi utilizată în diverse aplicații. La sfârșit este prezentat un exemplu de implementare și programare a unei aplicații cu o interfață programabilă.



Bibliografie

1. P. Ogrutan, C. Gerigan, Memorii, interfețe și periferice, Indrumar de laborator, Reprografia Universitatii 1998, online la:
<http://vega.unitbv.ro/~ogrutan/lab/LAB31.pdf>, pag 5-8
2. Intel 8255, online la:
http://en.wikipedia.org/wiki/Intel_8255
3. A. K. Ray, K.M. Bhurkhandi, Advanced Microprocessors And Peripherals, McGraw-Hill, 2006
http://books.google.ro/books?id=KJNpD2KimEsC&pg=PA184&lpg=PA184&dq=intel+8255+16+bit&source=bl&ots=eLAuXGt1Xd&sig=CngNOTU-CB_y_Je6pZIrog4RmRI&hl=ro&sa=X&ei=mVRyUvXTI5Kk4ATKtYHgDA&ved=0CHQQ6AEwCQ#v=onepage&q=intel%208255%2016%20bit&f=false, pag 184-211

Test de autoevaluare



1. La o interfața paralelă neprogramabilă unidirecțională semnalul RD este pus de procesor pentru a indica sensul transferului

R

adevărat

fals

I. Vezi pagina 2

2. La o interfața paralelă neprogramabilă bidirecțională semnalul ALE este pus de procesor pentru a memora adresele în bufferul circuitului

R

adevărat

fals

I. Vezi pagina 2

3. De ce este posibil ca semnalele ACKA și INTEA să fie alocate aceleiași linii din portul C?

R

(a) numărul de pini a circuitului este prea mic și nu sunt suficienți pini

(b) semnalele ACKA și INTEA sunt generate la momente diferite de timp

(c) semnalul ACKA este de intrare iar INTEA este de ieșire

(d) validarea întreruperii INTEA nu se folosește întotdeauna

I. Vezi pagina 7

4. Secvența de programare a circuitului interfață paralelă I8255 în mod 1 pentru porturile A și B, A de intrare, B de ieșire este:

R

```
MOV DX,0003H
MOV AL,  H
OUT DX,AL
```

I. Vezi pagina 8 și 9. (biții care sunt indiferenți se pun pe zero)

5. S-a programat circuitul cu secvența anterioară din întrebarea 4. Secvența de program următoare programează validarea întreruperilor pentru porturile A și B.

R

```
MOV DX,0002H
MOV AL,90H (PC6=1, PC4=1)
OUT DX,AL
```

adevărat

fals

I. Vezi pagina 9

6. S-a programat circuitul cu secvența din întrebarea 4. Care este valoarea cu care se validează întreruperile pentru portul A programat în mod 1, intrare?

```
MOV DX,0003H
MOV AL,  H
OUT DX,AL
```

I. Vezi pagina 8 și 9. (biții care sunt indiferenți se pun pe zero)

R

Răspunsuri corecte:

1. fals, la o interfață unidirecțională nu se poate modifica sensul, pagina 2
2. fals, interfața bidirecțională nu conține buffer, pagina 2
3. c, pagina 7. Unul dintre semnale este generat cu o instrucțiune de OUT, celălalt este citit. Unul este de intrare , unul de ieșire.
4. Valoarea este 10110100b (B4H), pag 8 și 9
5. fals, programarea liniilor din portul C se face prin registrul de comandă care are adresa 0003H, pagina 9
6. 00001001b (09H), pagina 9